การลดลักษณะบกพร่องในกระบวนการประกอบแผงวงจรไฟฟ้า

ณัฐวิทย์ เพชรานนท์

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาการจัดการทางวิศวกรรม คณะวิศวกรรมศาสตร์
มหาวิทยาลัยธุรกิจบัณฑิตย์
พ.ศ. 2556

Defect Reduction for Printed Circuit Board Assemblies

Nattawit Bejrananda

A Thesis Submitted in Partial Fulfillment of the Requirements

for the Degree of Master of Engineering

Department of Engineering Management

Faculty of Engineering, Dhurakij Pundit University

2013

หัวข้อวิทยานิพนธ์	การลดลักษณะบกพร่องในกระบวนการประกอบแผงวงจรไฟฟ้า
ชื่อผู้เขียน	ณัฐวิทย์ เพชรานนท์
อาจารย์ที่ปรึกษา	ผู้ช่วยศาสตราจารย์ ดร.ศุภรัชชัย วรรัตน์
สาขาวิชา	การจัดการทางวิศวกรรม
ปีการศึกษา	2555

บทคัดย่อ

การวิจัยนี้เป็นการศึกษาเพื่อลดปริมาณการเกิดลักษณะบกพร่องของผลิตภัณฑ์ในกระบวนการประกอบแผงวงจรไฟฟ้า รหัส LL0325232XXX ในอุตสาหกรรมการประกอบแผงวงจรไฟฟ้าและผลิตภัณฑ์อิเล็กทรอนิกส์ของบริษัทตัวอย่าง ซึ่งเป็นผลิตภัณฑ์ที่เกิดลักษณะบกพร่องมากที่สุดของบริษัทสำหรับกลุ่มลูกค้าระบบสื่อสารโทรคมนาคม

การศึกษานี้เลือกเก็บข้อมูลระหว่างเดือนมกราคม ถึง มิถุนายน 2555 เพื่อดำเนินการปรับปรุงแก้ไขในเดือนกรกฎาคม ถึง ธันวาคม 2555 โดยใช้เทคนิคการควบคุมกระบวนการด้วยหลักการทางสถิติ คือ วิธีการเครื่องควบคุมคุณภาพ 7QC ในขั้นตอนการศึกษารวบรวมข้อมูล รวมถึงการใช้วิธี C&E Matrix และ FMEA ในขั้นตอนการวิเคราะห์หาสาเหตุ และดำเนินการปรับปรุงแก้ไขด้วยวิธีการ Poka-Yoke และ Visual Control

จากผลงานวิจัยพบว่าการเกิดลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ลดลงโดยเหลือเพียง 1,543 DPPM หรือคิดเป็น 61.88% สำหรับเดือนธันวาคม และลดลงเป็น 2,339.33 DPPM เฉลี่ยต่อเดือนในช่วงเดือน กรกฎาคม ถึง ธันวาคม 2555 เมื่อเปรียบเทียบกับผลการดำเนินการและข้อมูลลักษณะบกพร่องของผลิตภัณฑ์ก่อนการดำเนินการในเดือน มกราคม ถึง มิถุนายน 2555 ตามลำดับ นอกจากนี้การดำเนินการตามแนวทางการปรับปรุงแก้ไขยังช่วยลดต้นทุนการซ่อมแซมของบริษัทกรณีศึกษา และส่งผลดีต่อการขนส่งไปยังลูกค้าได้ตรงเวลา และทำให้ลูกค้ามีความพึงพอใจในการได้รับสินค้าเพิ่มมากขึ้นด้วยเช่นกัน

Thesis Title	Defect Reduction for Printed Circuit Board Assemblies
Author	Nattawit Bejrananda
Thesis Advisor	Assistant Professor, Suparatchai Vorarat, Ph.D.
Department	Engineering Management
Academic Year	2012

ABSTRACT

The purpose of research is to reduce the component-damaged defects of the printed electronic circuit boards (Code LL0325232XX) of the studied manufacturer, which the product has been considered as the highest defect figures in the telecommunication industrial.

The research has collected the information from January to June 2012 for further production implementation to be used between the period of July and December 2012 by using the statistical control techniques such as Seven Quality Control Tools (7QC Tools), C&E Matrix, and FMEA for analysis. Moreover, the research has been considered to use the Poka-Yoke and Visual Control methodologies for analyzing the root causes in the implementation period as well.

The result of this research presents that the suggested improvements can decrease the component-damaged defects (Code: LL0325232XXX) of the printed electronic circuit boards of the manufacturing at 1,543 DPPM or called as 61.88% in the month of December and decreasing to 2,339.3 DPPM by average in the month of July to December 2012 when compared the defected statistics in the month of January to June 2012 respectively. Moreover, the research has found that the studied company can effectively reduce the rework cost down. By this implementation can deliver the product on time, gaining the customer satisfaction, and increasing the efficiency of the product in the production line.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้อย่างสมบูรณ์ ด้วยความอนุเคราะห์อย่างดียิ่งจาก ผู้ช่วยศาสตราจารย์ ดร.ศุภรัชชัย วรรัตน์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ ซึ่งท่านได้ให้คำเสนอแนะ แนวคิด ตลอดจนแก้ไขข้อบกพร่องต่าง ๆ มาโดยตลอด จนวิทยานิพนธ์ฉบับนี้เสร็จสมบูรณ์ จึงขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบคุณ คณะกรรมการสอบวิทยานิพนธ์ อาจารย์ ดร.ประศาสน์ จันทราทิพย์ อาจารย์ ดร.สัณห์ รัฐพิบูลย์ และ ผู้ช่วยศาสตราจารย์ ดร.ไพฑูรย์ ศิริโอฬาร ที่กรุณาให้ข้อเสนอแนะ แก้ไข และให้แนวคิดต่าง ๆ ที่เป็นประโยชน์ต่อการจัดทำวิทยานิพนธ์ครั้งนี้

ผู้วิจัย ขอขอบคุณคณาจารย์ผู้ประสาทวิชาความรู้ทุกท่าน และทีมงานของบริษัทฯ ตัวอย่าง ที่ให้ความร่วมมือในด้านข้อมูล ช่วยร่วมคิด วิเคราะห์ ให้คำแนะนำ และร่วมปรับปรุงกระบวนการของผลิตภัณฑ์ จนประสบความสำเร็จตามวัตถุประสงค์

สุดท้ายนี้ ขอกราบขอบพระคุณบิดา มารดา และครอบครัว ที่สนับสนุนเป็นกำลังใจที่ดีเสมอมาจนสำเร็จการศึกษา หากมีข้อผิดพลาดประการใด ผู้วิจัยขอน้อมรับไว้แต่เพียงผู้เดียว

ณัฐวิทย์ เพชรานนท์

สารบัญ

หน้า

บทคัดย่อภาษาไทย ..... ฆ
บทคัดย่อภาษาอังกฤษ ..... ง
กิตติกรรมประกาศ ..... จ
สารบัญตาราง ..... ซ
สารบัญภาพ ..... ฌ
บทที่
1. บทนำ 1
1.1 ที่มาและความสำคัญของปัญหา 1
1.2 วัตถุประสงค์ 4
1.3 ขอบเขตการศึกษา 4
1.4 แผนการดำเนินงาน 4
1.5 ประโยชน์ที่คาดว่าจะได้รับ 4
2. แนวคิดทฤษฎีและผลงานวิจัยที่เกี่ยวข้อง 5
2.1 แนวคิดและทฤษฎีที่เกี่ยวข้อง 5
2.2 ผลงานวิจัยที่เกี่ยวข้อง 19
3. ระเบียบวิธีการวิจัย 22
3.1 ขั้นตอนและวิธีการทำวิจัย 22
3.2 รายละเอียดขั้นตอนในการดำเนินงาน 23
3.3 การศึกษาและรวบรวมข้อมูลการผลิตของผลิตภัณฑ์ที่เกิดลักษณะบกพร่อง 23
3.4 การประเมินและวิเคราะห์หาสาเหตุของลักษณะบกพร่อง 28
3.5 การดำเนินการปรับปรุงและเปรียบเทียบผลการดำเนินการ 52
3.6 การสรุปผลการศึกษาและข้อเสนอแนะ 53
4. ผลการศึกษา 54
4.1 แนวทางการปรับปรุงแก้ไขและการเปรียบเทียบผลการดำเนินการ 54
4.2 สรุปผลการดำเนินการตามแนวทางการปรับปรุงแก้ไข 58

สารบัญ (ต่อ)

บทที่	หน้า
5. สรุปผลการศึกษาและข้อเสนอแนะ	60
5.1 สรุปผลการศึกษา	60
5.2 ข้อเสนอแนะ	61
บรรณานุกรม	62
ภาคผนวก	65
ประวัติผู้เขียน	68

DPU

สารบัญตาราง

ตารางที่ **หน้า**

2.1 แบบฟอร์ม C&E Matrix สำหรับกระบวนการ 10
2.2 ตัวอย่างกฎเกณฑ์การประเมินผลความรุนแรงของผลกระทบ…….. 11
2.3 ตัวอย่างกฎเกณฑ์การประเมินผลโอกาสการเกิดขึ้นของสาเหตุ..... 13
2.4 ตัวอย่างกฎเกณฑ์การประเมินผลการตรวจจับของระบบการควบคุม..... 14
2.5 แบบฟอร์ม FMEA สำหรับกระบวนการ 16
3.1 ปริมาณการผลิตและระยะเวลาการแก้ไขผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX..... 26
3.2 ต้นทุนในการซ่อมแซมแผงวงจรไฟฟ้ารหัส LL0325232XXX 26
3.3 เปอร์เซ็นต์ของลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX..... 34
3.4 การจัดลำดับสัดส่วนพื้นที่ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ที่พบลักษณะบกพร่องบนตัวอุปกรณ์..... 35
3.5 C&E Matrix สำหรับกระบวนการ SMT (ส่วนล่างของผลิตภัณฑ์)..... 37
3.6 C&E Matrix สำหรับกระบวนการ SMT (ส่วนบนของผลิตภัณฑ์) 39
3.7 C&E Matrix สำหรับกระบวนการ BoxBuild 41
3.8 FMEA ณ สถานีเครื่องทดสอบการทำงานจริง..... 45
3.9 FMEA ณ สถานีเครื่องทดสอบการทำงานเบื้องต้น..... 47
3.10 FMEA ณ สถานีตัดฉลุ..... 48
3.11 FMEA ณ สถานี SFDC สถานี POI และสถานี AOI..... 49

สารบัญภาพ

ภาพที่		หน้า
1.1	ผลิตภัณฑ์แผงวงจรไฟฟ้าตัวอย่างที่ทางบริษัทฯ ตัวอย่างทำการผลิต	2
1.2	สัดส่วนลักษณะบกพร่องของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ในช่วงเดือน มกราคม ถึง มิถุนายน 2555	3
2.1	ใบบันทึกข้อมูล (Check Sheet).....	5
2.2	แผนภูมิพาเรโต (Pareto Diagram).....	6
2.3	กราฟเส้น (Line Graph).....	6
2.4	กราฟแท่ง (Bar Graph)	7
2.5	แผนผังแสดงเหตุและผล (Cause & Effect Diagram)	7
2.6	แผนภูมิการกระจาย (Scatter Diagram)	8
2.7	แผนภูมิควบคุม (Control Chart).....	8
2.8	ฮิสโตแกรม (Histogram)	9
3.1	แผนภาพการไหลของขั้นตอนการดำเนินงาน.....	22
3.2	เปอร์เซ็นต์แสดงผลผลิตที่ได้ของผลิตภัณฑ์ LL0325232XXX เมื่อเทียบกับผลิตภัณฑ์อื่น ณ การตรวจสอบ PFQA ในช่วงเดือนมกราคม ถึง มิถุนายน 2555	24
3.3	ปริมาณลักษณะบกพร่อง ณ สถานีการตรวจสอบขั้นตอนสุดท้ายระหว่างเดือน มกราคม ถึง มิถุนายน 2555	25
3.4	สัดส่วนลักษณะบกพร่องของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ในช่วงเดือน มกราคม ถึง มิถุนายน 2555	25
3.5	ภาพตัวอย่างลักษณะบกพร่องของอุปกรณ์ U1	27
3.6	ภาพตัวอย่างลักษณะบกพร่องของอุปกรณ์ C5	27
3.7	ภาพตัวอย่างลักษณะบกพร่องของอุปกรณ์ C3	28
3.8	ภาพตัวอย่างลักษณะบกพร่องของอุปกรณ์ C34	28
3.9	ภาพตัวอย่างลักษณะบกพร่องของอุปกรณ์ U5	28
3.10	กระบวนการประกอบผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX.....	29
3.11	สัดส่วนพื้นที่ลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX (ส่วนล่างของผลิตภัณฑ์).....	33

สารบัญภาพ (ต่อ)

ภาพที่ **หน้า**

3.12 สัดส่วนพื้นที่ลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX (ส่วนบนของผลิตภัณฑ์) 33
3.13 แผนภาพ Pareto แสดงลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX 35
3.14 ลักษณะการจัดเรียงบอร์ด ณ สถานีเครื่องทดสอบการทำงานจริง..... 50
3.15 ลักษณะการทำงานของผู้ควบคุม ณ สถานีเครื่องทดสอบการทำงานเบื้องต้น .. 51
3.16 อุปกรณ์คีมปากนกแก้วและตำแหน่ง PCBA กับ PCB ณ สถานีตัดฉลุ 51
3.17 ลักษณะกล่องใส่ PCBA ณ สถานีการสแกน SFDC สถานีการตรวจสอบ POI และสถานีการตรวจสอบ AOI 52
4.1 แนวทางการปรับปรุงแก้ไขการจัดวาง PCBA ณ สถานีสแกน SFDC สถานีตรวจสอบ POI และสถานีตรวจสอบ AOI (ซ้าย: ก่อน, ขวา: หลัง)..... 55
4.2 แนวทางการปรับปรุงแก้ไขกล่องใส่ PCBA ณ สถานีสแกน SFDC สถานีตรวจสอบ POI และสถานีตรวจสอบ AOI (ซ้าย: ก่อน, ขวา: หลัง)..... 55
4.3 แนวทางการปรับปรุงแก้ไขปรับปรุงอุปกรณ์ที่ใช้ในการตัดฉลุ ณ สถานีตัดฉลุ 56
4.4 แนวทางการปรับปรุงแก้ไขปรับปรุงเครื่องจักรที่ใช้ในการตัดฉลุ ณ สถานีตัดฉลุ..... 56
4.5 แนวทางการปรับปรุงแก้ไขปรับปรุงขั้นตอนการลำเลียง PCBA ณ สถานีเครื่องทดสอบการทำงานเบื้องต้น (ซ้าย: ก่อน, ขวา: หลัง)..... 57
4.6 แนวทางการปรับปรุงแก้ไขปรับปรุงขั้นตอนการลำเลียง PCBA ณ สถานีเครื่องทดสอบการทำงานจริง (ซ้าย: ก่อน, ขวา: หลัง)..... 58
4.7 จำนวนลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ก่อน (มกราคม ถึง มิถุนายน) และหลัง (กรกฎาคม ถึง ธันวาคม) ดำเนินการตามแนวทางการปรับปรุงแก้ไข..... 59

บทที่ 1
บทนำ

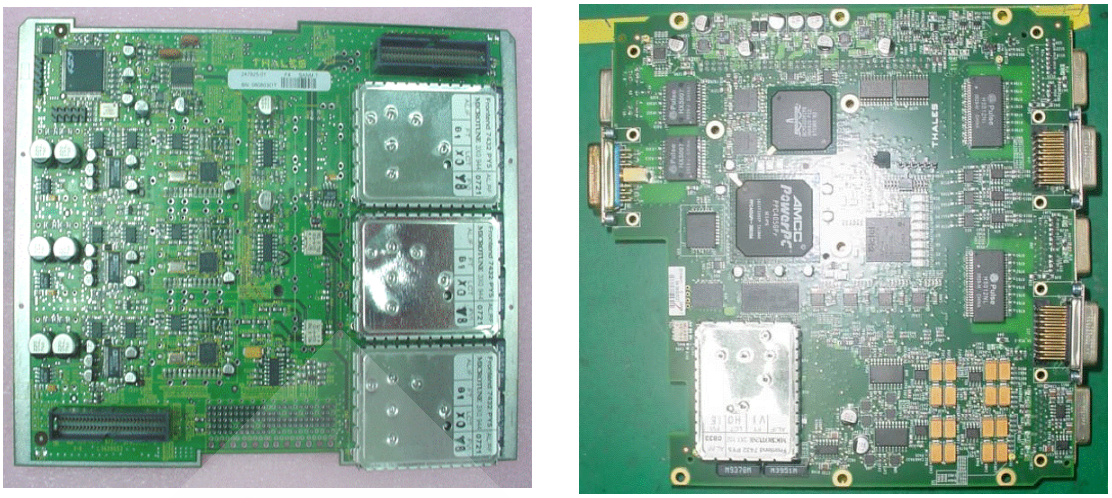
1.1 ที่มาและความสำคัญของปัญหา

อุตสาหกรรมแผงวงจรไฟฟ้าและผลิตภัณฑ์อิเล็กทรอนิกส์ในปัจจุบัน ถือว่าเป็นอุตสาหกรรมที่ผลิตเพื่อการส่งออก ที่มีแนวโน้มเพิ่มสูงขึ้นเรื่อย ๆ มีการขยายตัวทางการตลาดอย่างรวดเร็ว และมีการแข่งขันภายในอุตสาหกรรมค่อนข้างสูงทั้งภายในประเทศและนอกประเทศ ไม่ว่าจะเป็นด้านปริมาณและด้านคุณภาพของผลิตภัณฑ์ ในสภาพการแข่งขันภายในอุตสาหกรรมประเภทนี้ ผู้ประกอบการจึงมุ่งพัฒนาประสิทธิภาพในการกระบวนการผลิต ปรับปรุง และเพิ่มคุณภาพของผลิตภัณฑ์ให้เป็นไปตามมาตรฐานที่กำหนดไว้ เพื่อนำไปสู่เป้าหมายสูงสุด คือ การตอบสนองความต้องการและความพึงพอใจของลูกค้า

สำหรับงานวิจัยนี้ ผู้วิจัยได้ทำการศึกษาอุตสาหกรรมการประกอบแผงวงจรไฟฟ้าและผลิตภัณฑ์อิเล็กทรอนิกส์จากบริษัทฯ ตัวอย่าง ซึ่งเป็นผู้ประกอบการที่ดำเนินธุรกิจให้บริการแบบครบวงจรในการประกอบผลิตภัณฑ์ประเภทแผงวงจรไฟฟ้าและผลิตภัณฑ์อิเล็กทรอนิคส์ (Electronics Manufacturing Service: EMS) ให้กับลูกค้าในต่างประเทศเป็นหลัก มีเครือข่ายโรงงานครอบคลุมอยู่ในอเมริกาเหนือ ลาตินอเมริกา ยุโรป และเอเชียแปซิฟิก โดยให้บริการรับจ้างผลิตสินค้าในหลากหลายอุตสาหกรรม เช่น ระบบควบคุมอุตสาหกรรม ระบบสื่อสารโทรคมนาคม ระบบสำนักงาน อุปกรณ์ทางการแพทย์ ยานยนต์ และอากาศยาน บริษัทฯ เริ่มก่อตั้งขึ้นในเดือนกุมภาพันธ์ พ.ศ. 2531 ซึ่งได้รับการส่งเสริมการลงทุนจากสำนักงานคณะกรรมการส่งเสริมการลงทุน (สกท.) หรือ Board of Investment (BOI) ในปัจจุบันบริษัทฯ ได้รับมาตรฐานการรับรองต่าง ๆ มากมาย อาทีเช่น ISO 9001: 2000, ISO 14001: 2004, ISO/TS16949: 2002, OHSAS 18001:1999, ISO/TL 9000-H, ISO/AS 9100, Nadcap เป็นต้น จากมาตรฐานเหล่านี้แสดงให้เห็นถึงความประสิทธิภาพการทำงานและความเชี่ยวชาญในการผลิตของบริษัทฯ

นอกจากนี้ทางบริษัทฯ มีปรัชญาในการผลิต คือ มุ่งเน้นความสนใจไปที่ความพึงพอใจของลูกค้า คุณภาพของสินค้าเป็นเลิศ การส่งสินค้าตรงเวลา การปรับปรุงอย่างต่อเนื่อง และความยืดหยุ่นพลิกแพลงตามความต้องการของลูกค้า

ตัวอย่างของผลิตภัณฑ์ที่ทางบริษัทฯ ทำการผลิตอยู่ ดังแสดงไว้ในภาพที่ 1.1



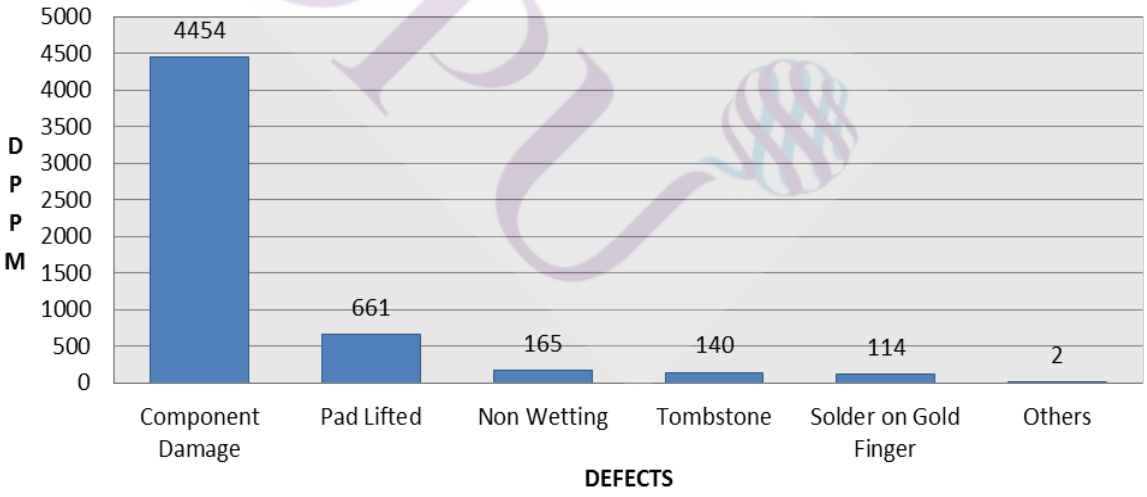
ภาพที่ 1.1 ผลิตภัณฑ์แผงวงจรไฟฟ้าตัวอย่างที่ทางบริษัทฯ ตัวอย่างทำการผลิต

เทคโนโลยีการประกอบแผงวงจรไฟฟ้าของบริษัทฯ จะแบ่งตามลักษณะการติดตั้งขาของแผงวงจรไฟฟ้า ได้ 2 ประเภท ดังนี้

1. Through Hole Technology เป็นเทคโนโลยีในการประกอบแผงวงจรไฟฟ้า โดยการเชื่อมชิ้นส่วนอิเล็กทรอนิกส์ที่ประกอบด้วยวงจรไฟฟ้าย่อส่วนขนาดเล็ก หลาย ๆ วงจรมาเชื่อมต่อกัน และติดตั้งบนแผ่นวงจรพิมพ์ (Printed Circuit Board: PCB) พร้อมกับติดตั้งขายื่นออกจากตัววงจรโดยการฝังขาผ่านวงจร

2. Surface Mounted Devices (SMD) เป็นเทคโนโลยีในการประกอบแผงวงจรไฟฟ้า ที่มีการติดตั้งขาบนพื้นผิวของวงจร โดยการเชื่อมชิ้นส่วนอิเล็กทรอนิกส์ที่ประกอบด้วย วงจรไฟฟ้าย่อส่วนขนาดเล็ก หลาย ๆ วงจรมารวมกันด้วยการเชื่อม หรือยึดชิ้นส่วนต่าง ๆ โดยตรงกับทางเดินลวด (Wiring Pathways) ที่ถูกออกแบบไว้บนแผ่นวงจรพิมพ์ (PCB) โดยเทคโนโลยีแบบ SMD นี้ใช้ในการผลิตแผงวงจรไฟฟ้าที่ต้องการความบาง ขนาดเล็ก และมีค่าใช้จ่ายในการผลิตสูงกว่าการใช้เทคโนโลยีแบบ Through Hole Technology โดยแนวโน้มการพัฒนาเทคโนโลยีในการผลิตจะเคลื่อนย้ายจากเทคโนโลยีการผลิตแบบ Through Hole Technology ไปสู่เทคโนโลยีแบบ Surface Mounted Devices มากยิ่งขึ้น ทั้งนี้ เนื่องจากการผลิตแผงวงจรไฟฟ้าส่วนใหญ่เป็นการผลิตชิ้นส่วนทางอิเล็กทรอนิกส์ ที่ถูกออกแบบมาเพื่อใช้งานเฉพาะอย่าง ซึ่งมีข้อจำกัดด้านพื้นที่ ส่งผลให้ขนาดแผงวงจรไฟฟ้ามีแนวโน้มเล็กลง ขณะที่ประสิทธิภาพการทำงานเพิ่มมากขึ้น

สำหรับแผงวงจรไฟฟ้าที่ผ่านกระบวนการเทคโนโลยีแบบ Through Hole Technology และ Surface Mounted Devices ของบริษัทฯ ผลิตภัณฑ์ที่ออกมาจะมีลักษณะและคุณภาพดีหรือไม่นั้น ขึ้นอยู่กับองค์ประกอบต่าง ๆ ในกระบวนการผลิต เช่น คุณสมบัติของตะกั่วที่ใช้เชื่อมต่อระหว่างชิ้นส่วนอุปกรณ์กับแผ่นวงจรพิมพ์ ค่าพารามิเตอร์ของเครื่องต่าง ๆ ในแต่ละผลิตภัณฑ์ ทักษะของพนักงาน เป็นต้น ซึ่งหากผลิตภัณฑ์มีลักษณะบกพร่อง คุณภาพไม่ได้ตามมาตรฐาน จะส่งผลโดยตรงกับผลิตภัณฑ์ที่จะส่งต่อไปยังกระบวนการถัดไป ตัวอย่างในปัจจุบัน พบว่าสภาพปัญหาของผลิตภัณฑ์กลุ่มลูกค้าระบบสื่อสารโทรคมนาคมแห่งหนึ่งของบริษัทฯ มีลักษณะบกพร่องที่ไม่ได้คุณภาพตามมาตรฐาน โดยผู้วิจัยได้ทำการเก็บรวบรวมข้อมูลของผลิตภัณฑ์ในช่วงเดือน มกราคม ถึง มิถุนายน 2555 พบว่าผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX เป็นผลิตภัณฑ์ที่มีลักษณะบกพร่องมากที่สุดโดยคิดเป็นของเสียต่อล้านชิ้น DPPM (Defect Parts Per Million) เท่ากับ 5,536 DPPM โดยลักษณะบกพร่องที่พบมากที่สุดคือ ตัวอุปกรณ์ได้รับความเสียหาย (Component damaged) รองลงมาคือ ลายวงจรหลุดออกจากแผงวงจร (Pad lifted) ตะกั่วไม่เชื่อมกับตัวอุปกรณ์ (Non wetting) ส่วนลักษณะบกพร่องอื่น ๆ คิดเป็น DPPM ลดหลั่นลงมา ดังแสดงในภาพที่ 1.2



ภาพที่ 1.2 สัดส่วนลักษณะบกพร่องของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ในช่วงเดือน มกราคม ถึง มิถุนายน 2555

จากลักษณะบกพร่องดังกล่าว ส่งผลทำให้ต้นทุนการผลิตในด้านต่าง ๆ ของบริษัทฯ สูงขึ้น ทำให้ความพึงพอใจจากลูกค้า ความน่าเชื่อถือที่มีต่อผลิตภัณฑ์และบริษัทฯ ลดน้อยลงตามไปด้วย จากเหตุผลดังกล่าวที่ได้กล่าวมาทำให้บริษัทต้องการลดปริมาณลักษณะบกพร่องของผลิตภัณฑ์ จึงเกิดเหตุผลในการทำวิจัยในครั้งนี้

1.2 วัตถุประสงค์

เพื่อลดลักษณะบกพร่องของผลิตภัณฑ์ในกระบวนการประกอบแผงวงจรไฟฟ้า

1.3 ขอบเขตการศึกษา

สำหรับงานวิจัยนี้ ผู้วิจัยจะทำการศึกษาเฉพาะกระบวนการประกอบแผงวงจรไฟฟ้าของกลุ่มลูกค้าระบบสื่อสารโทรคมนาคม รหัสผลิตภัณฑ์ LL0325232XXX โดยจะทำการศึกษาเก็บข้อมูล มาทำการวิเคราะห์ถึงสาเหตุของปัญหา และหาแนวทางแก้ไขปัญหา เพื่อลดลักษณะบกพร่องของผลิตภัณฑ์จากกระบวนการผลิตและจากลูกค้าร้องเรียน ในบริษัทฯ ตัวอย่างเท่านั้น

1.4 แผนการดำเนินงาน

ลำดับที่	ขั้นตอนการทำวิจัย	ระยะเวลา	2555						
			มิ.ย.	ก.ค.	ส.ค.	ก.ย.	ต.ค.	พ.ย.	ธ.ค.
1	ศึกษาข้อมูลโดยใช้หลักการ 7QC Tools	2 เดือน							
2	ประเมินและวิเคราะห์ปัญหา โดยใช้หลักการ C&E Matrix และ FMEA	2 เดือน							
3	กำหนดเป้าหมาย	1 เดือน							
4	ดำเนินการแก้ไขและเปรียบเทียบผลการดำเนินงาน โดยใช้หลักการ Poka-Yoke และ Visual Control	5 เดือน							
5	สรุปผลการวิจัย	1 เดือน							

1.5 ประโยชน์ที่คาดว่าจะได้รับ

1. สามารถลดลักษณะบกพร่องของผลิตภัณฑ์ในกระบวนการประกอบแผงวงจรไฟฟ้า

2. สามารถใช้เป็นแนวทางในการแก้ปัญหา ตลอดจนนำมาปรับปรุงแก้ไข เพื่อเพิ่มคุณภาพของผลิตภัณฑ์ในกลุ่มลูกค้าอื่นได้

บทที่ 2
แนวคิดทฤษฎีและผลงานวิจัยที่เกี่ยวข้อง

2.1 แนวคิดและทฤษฎีที่เกี่ยวข้อง

2.1.1 เครื่องมือคุณภาพ 7 ชนิด (7 QC Tools)

เครื่องมือเหล่านี้ช่วยในการรวบรวมข้อมูลการอธิบาย และช่วยเป็นพื้นฐานในการตัดสินใจ เพื่อติดตามดูผลการดำเนินการผลิต วิเคราะห์หาสาเหตุของข้อบกพร่องและเพื่อตรวจสอบ ซึ่งเครื่องมือดังกล่าวประกอบด้วย

(1) ใบบันทึกข้อมูล (Check Sheet) คือ แบบฟอร์มที่มีการออกแบบให้มีช่องว่าง เพื่อจะใช้ในการบันทึกข้อมูลได้ง่ายและสะดวก ถูกต้อง ไม่ยุ่งยาก ในการออกแบบฟอร์มทุกครั้งต้องมีวัตถุประสงค์ที่ชัดเจน โดยวัตถุประสงค์ของการออกแบบฟอร์มในการเก็บข้อมูลมีดังนี้

เพื่อควบคุมและติดตาม (Monitoring) ผลการดำเนินการผลิต

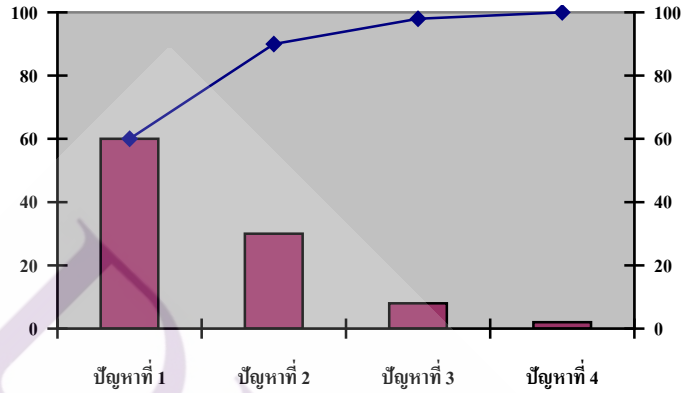
เพื่อการตรวจเช็ค

เพื่อวิเคราะห์หาสาเหตุของความไม่สอดคล้อง

ขนาดที่กำหนด		จำนวนชิ้นที่ตรวจสอบ						ความถี่
		1	2	3	4	5	6	
	-5							
	-4	X						1
	-3	X	X					2
	-2	X	X	X				3
	-1	X	X	X	X	X		5
5	0	X	X	X	X	X	X	6
	1	X	X	X	X			4
	2	X	X	X				3
	3	X	X					2
	4	X						1

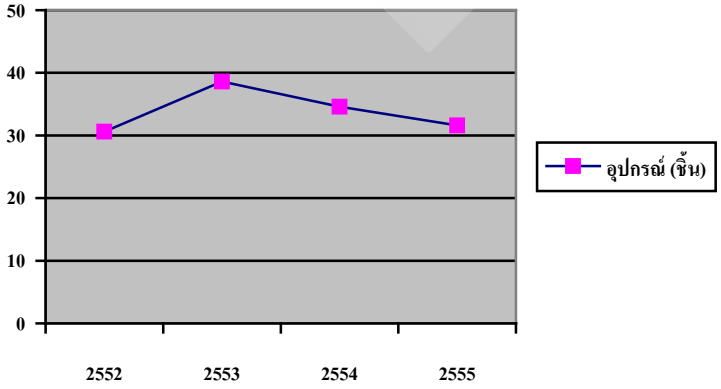
ภาพที่ 2.1 ใบบันทึกข้อมูล (Check Sheet)

(2) แผนภูมิพาเรโต (Pareto Diagram) เป็นแผนภูมิแท่งที่ได้ชื่อตามนักเศรษฐศาสตร์ชาวอิตาลี Wifredo Pareto ที่นำข้อมูลการแจกแจงของปัญหา แล้วมาแสดงโดยเรียงลำดับความสำคัญจากความถี่มากไปหาความถี่น้อย นอกจากนั้นแผนภูมิพาเรโตยังแสดงถึงการตรวจพบปัญหา และความถี่ของการเกิดขึ้นในกระบวนการทำงาน ในการใช้แผนภูมิพาเรโตเพื่อเลือกแก้ปัญหา อาจเลือกแก้ปัญหาที่สำคัญที่สุด หรือลำดับรองลงมาก็ได้ตามความเหมาะสม เพื่อให้เกิดผลสัมฤทธิ์มากที่สุด

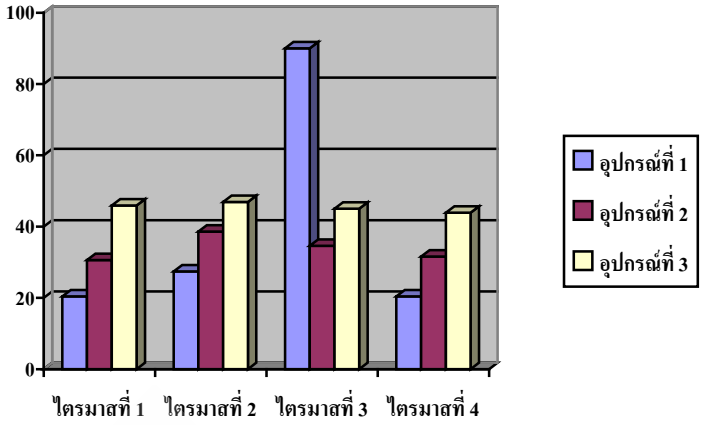


ภาพที่ 2.2 แผนภูมิพาเรโต (Pareto Diagram)

(3) กราฟ (Graph) คือ แผนภาพที่แสดงความสัมพันธ์ของข้อมูล ใช้ในการนำเสนอข้อมูลและวิเคราะห์ผลของข้อมูลดังกล่าว เป็นเครื่องมือที่ง่าย และสะดวกต่อการสื่อความหมายและความเข้าใจ การแสดงข้อมูลด้วยมีกราฟมีหลายวิธี เช่น กราฟแท่ง กราฟเส้น กราฟวงกลม เป็นต้น

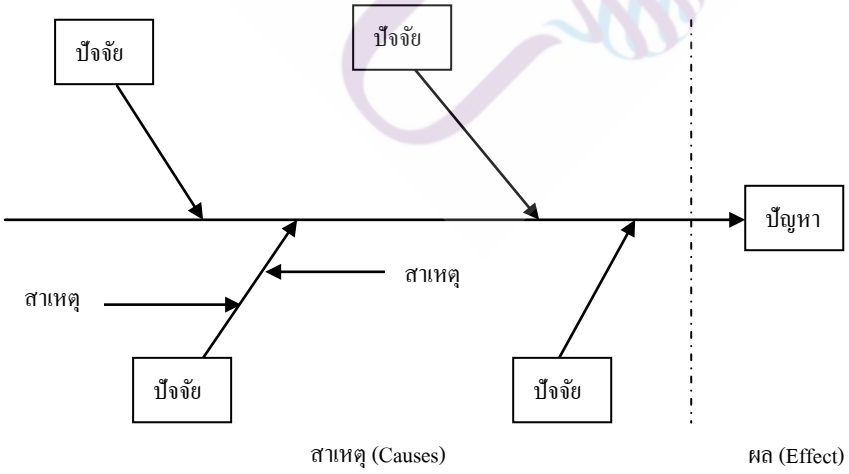


ภาพที่ 2.3 กราฟเส้น (Line Graph)



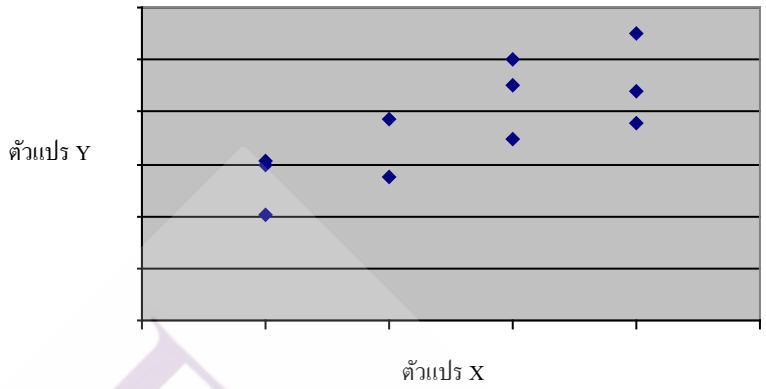
ภาพที่ 2.4 กราฟแท่ง (Bar Graph)

(4) แผนผังแสดงเหตุและผล (Cause & Effect Diagram) หรือแผนผังก้างปลา (Ishikawa / Fishbone Diagram) คือ แผนผังแสดงความสัมพันธ์ระหว่างคุณลักษณะของปัญหา(ผล) กับปัจจัยต่างๆ (สาเหตุ) ที่เกี่ยวข้อง เส้นแกนนอนแสดงสาเหตุหลักของปัญหา ส่วนเส้นที่แยกจากเส้นแกนแสดงสาเหตุย่อยที่เกิดขึ้น ใช้เพื่อการค้นหาสาเหตุแห่งปัญหาหรือสิ่งที่สนใจโดยใช้วิธีการระดมสมอง ซึ่งจะช่วยให้ทุกคนมีส่วนรวมในการแยกแยะ ตรวจสอบ โดยสาเหตุของปัญหาจะแสดงไว้ที่หัวปลา



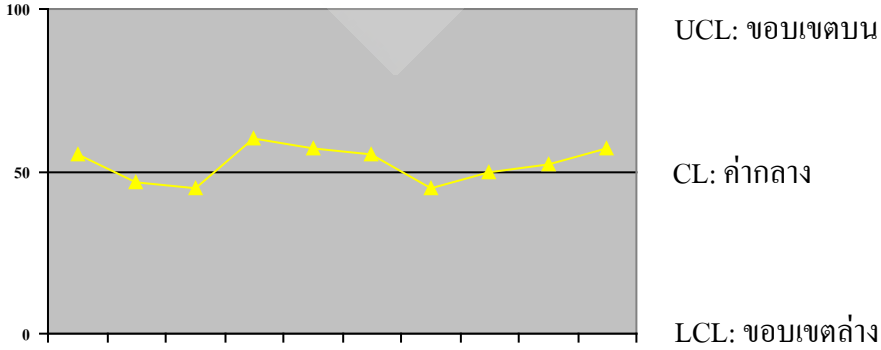
ภาพที่ 2.5 แผนผังแสดงเหตุและผล (Cause & Effect Diagram)

(5) แผนภูมิการกระจาย (Scatter Diagram) คือ ผังที่ใช้แสดงค่าของข้อมูลที่เกิดจากความสัมพันธ์ของตัวแปร 2 ตัว ว่ามีแนวโน้มไปในทางใด เพื่อที่จะใช้หาความสัมพันธ์ที่แท้จริง โดยตัวแปร X คือ ตัวแปรอิสระ หรือค่าที่ปรับเปลี่ยนไป ตัวแปร Y คือ ตัวแปรตาม หรือผลที่เกิดขึ้นในแต่ละค่าที่เปลี่ยนแปลงไปของตัวแปร X



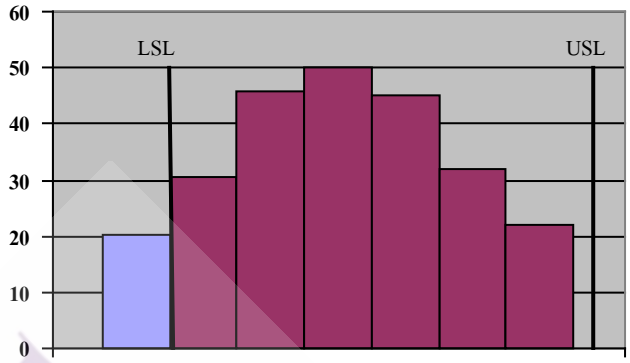
ภาพที่ 2.6 แผนภูมิการกระจาย (Scatter Diagram)

(6) แผนภูมิควบคุม (Control Chart) คือ แผนภูมิที่แยกสาเหตุความผันแปรแบบผิดธรรมชาติ (Special Cause) ของข้อมูลออกจากสาเหตุผันแปรแบบธรรมชาติ (Common Cause) ใช้สำหรับการวิเคราะห์ความเสถียรภาพของข้อมูลประเภทเดียว ภายใต้หลักการ Demming ที่ว่า “ความผันแปรส่วนใหญ่จะต้องมาจากสาเหตุธรรมชาติ (แบบสุ่ม)” ซึ่งเป็นแนวทางในการควบคุมกระบวนการ โดยการติดตามและตรวจจับข้อมูลที่อยู่ออกนอกขอบเขต



ภาพที่ 2.7 แผนภูมิควบคุม (Control Chart)

(7) ฮิสโตแกรม (Histogram) คือ กราฟแท่งแบบเฉพาะ โดยแกนตั้งจะเป็นตัวเลขแสดง “ความถี่” และมีแกนนอนเป็นข้อมูลของคุณสมบัติของสิ่งที่เราสนใจ โดยเรียงลำดับจากน้อยที่ใช้ดูความแปรปรวนของกระบวนการ โดยการสังเกตรูปร่างของฮิสโตแกรมที่สร้างขึ้นจากข้อมูลที่ได้มาโดยการสุ่มตัวอย่าง



ภาพที่ 2.8 ฮิสโตแกรม (Histogram)

2.1.2 เมตริกซ์เหตุและผล (Cause and Effect Matrix: C&E Matrix)

C&E Matrix เป็นเครื่องมือที่ใช้ในการจัดลำดับความสำคัญของตัวแปรหรือปัจจัยหลักในกระบวนการผลิต โดยการให้คะแนนความสำคัญของแต่ละตัวแปรหรือปัจจัย จากการระดมความรู้หรือประสบการณ์ของผู้ที่เกี่ยวข้องในกระบวนการผลิต ซึ่ง C&E Matrix จะช่วยคัดเลือกว่าตัวแปรหรือปัจจัยใดควรได้รับการตรวจสอบ เพื่อระบุว่ามีความสัมพันธ์ระหว่างเหตุ (Cause) และผล (Effect) ที่เกิดขึ้น สามารถบ่งบอกได้ว่าตัวแปรหรือปัจจัยเหล่านี้นั้นมีความจำเป็นที่ควรได้รับการควบคุม และนำไปใช้ในการวิเคราะห์ลักษณะข้อบกพร่องและผลกระทบด้านคุณภาพ (Failure Mode and Effect Analysis: FMEA) ในลำดับต่อไป

องค์ประกอบและลำดับขั้นตอนของการสร้าง C&E Matrix สำหรับกระบวนการ จะดำเนินการตามลำดับดังนี้

(1) การกำหนด output ที่เห็นว่ามีความสำคัญ

(2) การจัดลำดับ output ตามความสำคัญ โดยอาจมาจากเปอร์เซ็นต์ความเสียหายหรือตัวเลข 1-10 (สำคัญน้อยสุดไปถึงสำคัญมากสุด)

(3) การใส่รายการขั้นตอนการทำงานและ input ทุก ๆ ตัว

(4) การให้คะแนนอันดับของ input ด้วยการพิจารณาผลที่ input ตัวนั้นจะส่งถึง output แต่ละตัว

(5) การระบุตัว input ที่ “วิกฤต” ต่อผลลัพธ์โดยการพิจารณ์ที่ผลรวม

ตารางที่ 2.1 แบบฟอร์ม C&E Matrix สำหรับกระบวนการ

		Output A	**Output B**	**Output C**	**Output D**	
	ลำดับตามความสำคัญ					
ขั้นตอนการทำงาน	**รายละเอียด**					**ผลรวม**
A						
B						
C						

2.1.3 ทฤษฎีการวิเคราะห์ลักษณะข้อบกพร่องและผลกระทบด้านคุณภาพ (Failure Mode and Effect Analysis: FMEA)

FMEA คือกลุ่มของกิจกรรมเชิงระบบประการหนึ่ง ที่มีจุดมุ่งหมายเพื่อรับรู้และประเมินถึงแนวโน้มของข้อบกพร่อง (Potential Failure) ของผลิตภัณฑ์/กระบวนการหนึ่ง และผลกระทบ (Effects) จากข้อบกพร่องดังกล่าว และเป็นการบ่งชี้ถึงการปฏิบัติการที่สามารถกำจัดทิ้งหรือลดโอกาสการเกิดข้อบกพร่อง รวมทั้งเป็นการดำเนินการจัดทำกระบวนการทั้งหมดอยู่ในรูปเอกสาร โดยทั่วไป FMEA จะจำแนกตามจุดประสงค์ในการใช้งานออกเป็น 3 ประเภท คือ

(1) DFMEA (Design Failure Mode and Effect Analysis) คือ การปรับปรุงการออกแบบโดยวิธีการ FMEA

(2) PFMEA (Process Failure Mode and Effect Analysis) คือ การปรับปรุงการผลิตโดยวิธีการ FMEA

(3) SFMEA (Service Failure Mode and Effect Analysis) คือ การปรับปรุงการบริการโดยวิธีการ FMEA

ขั้นตอนของการปรับปรุงคุณภาพของผลิตภัณฑ์โดยหลักการ FMEA

(1) การกำหนดแผนผังการดำเนินงาน (Process Flow) เช่น การออกแบบ การผลิต การบริการ

(2) การกำหนดหน้าที่หลักของผลิตภัณฑ์

(3) การวิเคราะห์คุณลักษณะความเสียหาย (Failure Mode) ที่อาจจะเกิดขึ้นกับผลิตภัณฑ์

(4) การหาสาเหตุของการเกิดคุณลักษณะความเสียหาย (Cause of Failure Mode)

(5) การพิจารณาว่าลูกค้าจะรู้ได้อย่างไร ถ้าเกิดความเสียหายต่อผลิตภัณฑ์ (Effect)

(6) การกำหนดระดับของความรุนแรงของผลกระทบ (S = Severity) ดังแสดงในตารางที่ 2.2 (จาก AIAG (2001))

ตารางที่ 2.2 ตัวอย่างกฎเกณฑ์การประเมินผลความรุนแรงของผลกระทบ

ผลกระทบจากข้อบกพร่อง	ความรุนแรงของผลกระทบที่มีต่อผู้ใช้ผลิตภัณฑ์	ความรุนแรงของผลกระทบที่มีต่อกระบวนการภายใน	คะแนน
เกิดอันตรายโดยไม่มีการเตือน	มีผลกระทบต่อความปลอดภัยของผู้ใช้ หรือขัดต่อกฎหมายโดยไม่มีการเตือนล่วงหน้า	มีผลกระทบต่อการเกิดอันตรายต่อพนักงาน (หรือเครื่องจักร) โดยไม่มีการเตือนล่วงหน้า	10
เกิดอันตรายโดยมีการเตือน	มีผลกระทบต่อความปลอดภัยของผู้ใช้ หรือขัดต่อกฎหมายโดยมีการเตือนล่วงหน้า	มีผลกระทบต่อการเกิดอันตรายต่อพนักงาน (หรือเครื่องจักร) โดยมีการเตือนล่วงหน้า	9
ผลกระทบสูงมาก	ผลิตภัณฑ์ไม่สามารถใช้งานได้ เนื่องจากสูญเสียหน้าที่หลัก	ผลิตภัณฑ์ทั้งหมด (100%) อาจต้องถูกทำลายหรือส่งซ่อมแซม โดยใช้เวลามากกว่า 1 ชั่วโมง	8

ตารางที่ 2.2 (ต่อ)

ผลกระทบจากข้อบกพร่อง	ความรุนแรงของผลกระทบที่มีต่อผู้ใช้ผลิตภัณฑ์	ความรุนแรงของผลกระทบที่มีต่อกระบวนการภายใน	คะแนน
ผลกระทบสูง	ผลิตภัณฑ์นำไปใช้งานได้ แต่ระดับสมรรถนะลดลงจนทำให้ลูกค้าไม่พอใจมาก	อาจมีการตรวจสอบผลิตภัณฑ์แบบคัดเลือก และผลิตภัณฑ์บางส่วนอาจถูกทำลายหรือส่งเข้าซ่อมแซมระหว่างครึ่งถึงหนึ่งชั่วโมง	7
ผลกระทบปานกลาง	ผลิตภัณฑ์นำไปใช้งานได้ แต่ขาดความสะดวกสบายและทำให้ลูกค้าไม่พอใจ	ผลิตภัณฑ์บางส่วนอาจถูกทำลายและไม่ต้องตรวจสอบแบบคัดเลือกหรือส่งเข้าซ่อมแซม ต่ำกว่าครึ่งชั่วโมง	6
ผลกระทบต่ำ	ผลิตภัณฑ์นำไปใช้งานได้ด้วยความสะดวกสบาย แต่ระดับสมรรถนะลดลง	ผลิตภัณฑ์ทั้งหมด (100%) อาจต้องได้รับการซ่อมแซมนอกสายการผลิต	5
ผลกระทบต่ำมาก	ความเรียบร้อยของผลิตภัณฑ์ไม่ดีนัก ลูกค้าส่วนใหญ่ (>75%) สังเกตเห็นข้อบกพร่องได้	ผลิตภัณฑ์อาจได้รับการตรวจสอบแบบคัดเลือก โดยไม่มีผลิตภัณฑ์ที่ต้องถูกทำลายแต่บางส่วนอาจได้รับการซ่อมแซม	4
ผลกระทบเล็กน้อย	ความเรียบร้อยของผลิตภัณฑ์ไม่ดีนัก ลูกค้าประมาณครึ่งหนึ่งสังเกตเห็นข้อบกพร่องได้	ผลิตภัณฑ์บางส่วนอาจต้องได้รับการซ่อมแซมในสายการผลิต แต่นอกจุดปฏิบัติงานที่ต้องถูกทำลาย	3
เกือบไม่มีผลกระทบ	ความเรียบร้อยของผลิตภัณฑ์ไม่ดีนัก ลูกค้าส่วนน้อย (>25%) สังเกตเห็นข้อบกพร่องได้	ผลิตภัณฑ์บางส่วนอาจต้องได้รับการซ่อมแซมในสายการผลิตที่จุดปฏิบัติงาน โดยไม่มีผลิตภัณฑ์ที่ต้องถูกทำลาย	2
ไม่มีผลกระทบ	ไม่มีผลกระทบที่สังเกตเห็นได้	อาจมีความไม่สะดวกสบายเล็กน้อยต่อการปฏิบัติงาน หรือตัวพนักงานหรือไม่มีผลกระทบใด ๆ	1

(7) การพิจารณาถึงโอกาสของสาเหตุของการเกิดคุณลักษณะความเสียหาย (O = Occurrence of Cause of Failure Mode)

การกำหนดคะแนนให้กับโอกาสการเกิด จะต้องอาศัยอัตราข้อบกพร่องที่เป็นไปได้ ที่จะขึ้นอยู่กับจำนวนของข้อบกพร่องที่มีการคาดหมายในระหว่างการปฏิบัติกับกระบวนการ หรืออาจได้มาจากข้อมูลเชิงสถิติ P_{pk} (ดัชนีความสามารถเชิงสมรรถนะ) สำหรับกระบวนการที่คล้ายคลึงกัน โดย

$$P_{pk}=\min\left(\frac{USL-\bar{x}}{3\sigma_{It}}, \frac{\bar{x}-LSL}{3\sigma_{It}}\right) \qquad (2.1)$$

เมื่อ USL, LSL = พิกัดเฉพาะด้านบนและล่าง โดยลำดับ

$\bar{x}$ = ค่ากลางของกระบวนการ

σ_{It} = ค่าความผันแปรของกระบวนการในระยะยาว

แต่อย่างไรก็ตามจะต้องใช้การตัดสินใจเชิงอัตตวิสัยในการช่วยประเมินผล ดังแสดงตัวอย่างกฎเกณฑ์ในตารางที่ 2.3 (จาก AIAG (2001))

ตารางที่ 2.3 ตัวอย่างกฎเกณฑ์การประเมินผลโอกาสการเกิดขึ้นของสาเหตุ

โอกาสในการเกิดขึ้นของสาเหตุหนึ่ง ๆ	อัตราข้อบกพร่องที่เป็นไปได้ (ppm)	P_{pk}	คะแนน
สูงมาก : เกิดข้อบกพร่องเป็นประจำ	$\geq$ 100,000 (หรือ 10%)	< 0.55	10
	50,000 (หรือ 5%)	$\geq$ 0.55	9
สูง : เกิดข้อบกพร่องบ่อย	20,000 (หรือ 2%)	$\geq$ 0.78	8
	10,000 (หรือ 1%)	$\geq$ 0.86	7
ปานกลาง : เกิดข้อบกพร่องเป็นครั้งคราว	5,000 (หรือ 0.5%)	$\geq$ 0.94	6
	2,000 (หรือ 0.2%)	$\geq$ 1.00	5
	1,000 (หรือ 0.1%)	$\geq$ 1.10	4
ต่ำ : เกิดข้อบกพร่องค่อนข้างน้อย	500	$\geq$ 1.20	3
	100	$\geq$ 1.30	2
ห่างไกล : เกือบไม่มีโอกาสเกิดข้อบกพร่องเลย	$\leq$ 10	$\geq$ 1.67	1

(8) การพิจารณาวิธีการปัจจุบันที่ทำการตรวจจับการเกิดคุณลักษณะความเสียหาย (D = Detectability of Cause of Failure Mode)

ตารางที่ 2.4 แสดงถึงตัวอย่างของกฎเกณฑ์การประเมินผลความสามารถในการตรวจจับของระบบการควบคุมกระบวนการ (จาก AIAG (2001))

ตารางที่ 2.4 ตัวอย่างกฎเกณฑ์การประเมินผลการตรวจจับของระบบการควบคุม

การตรวจจับ	กฎเกณฑ์	ประเภทการตรวจสอบ			ขอบเขตวิธีการตรวจจับ	คะแนน
		A	B	C		
เกือบเป็นไปไม่ได้	ไม่มีระบบการตรวจจับใด ๆ			X	ไม่สามารถตรวจจับ หรือตรวจสอบได้	10
ห่างไกลมาก	มีระบบควบคุม แต่ไม่สามารถตรวจจับข้อบกพร่องได้			X	การควบคุมกระทำได้ทางอ้อม หรือสุ่มตรวจสอบเท่านั้น	9
ห่างไกล	มีระบบควบคุม แต่มีโอกาสน้อยมากที่จะตรวจจับข้อบกพร่องได้			X	การควบคุมทำได้ด้วยการตรวจสอบด้วยตาเปล่าเท่านั้น	8
ต่ำมาก	มีระบบควบคุม แต่มีโอกาสน้อยมากที่จะตรวจจับข้อบกพร่องได้			X	การควบคุมทำได้ด้วยการตรวจสอบด้วยตาเปล่าสองครั้งเท่านั้น	7
ต่ำ	มีระบบควบคุม และอาจจะตรวจจับข้อบกพร่องได้		X	X	การควบคุมกระทำได้ด้วยแผนภูมิ SPC	6
ปานกลาง	มีระบบควบคุม และอาจจะตรวจจับข้อบกพร่องได้		X		มีการควบคุมโดยใช้เครื่องมือวัด หรือ Go/No Go วัดชิ้นงานก่อนออกจากจุดปฏิบัติงาน	5

ตารางที่ 2.4 (ต่อ)

การตรวจจับ	กฎเกณฑ์	ประเภทการตรวจสอบ			ขอบเขตวิธีการตรวจจับ	คะแนน
		A	B	C		
ค่อนข้างสูง	มีระบบควบคุม และมีโอกาสสูง ที่จะตรวจจับข้อบกพร่องได้	X	X		มีการตรวจจับในกระบวนการถัดไป หรือใช้เครื่องมือวัดวัดชิ้นงานแรกตอนการปรับตั้ง	4
สูง	มีระบบควบคุม และมีโอกาสสูง ที่จะตรวจจับข้อบกพร่องได้	X	X		มีการตรวจจับความผิดพลาดที่จุดปฏิบัติงาน หรือที่กระบวนการถัดไป	3
สูงมาก	มีระบบควบคุม และเกือบจะมั่นใจว่าสามารถตรวจจับข้อบกพร่องได้	X	X		มีการตรวจจับความผิดพลาดที่จุดปฏิบัติงาน ด้วยเครื่องมืออัตโนมัติ	2
สูงมาก	มีระบบควบคุม และมั่นใจว่าสามารถตรวจจับข้อบกพร่องได้	X			ไม่มีโอกาสเกิดผลิตภัณฑ์บกพร่อง เพราะใช้ Poka-Yoke ในขั้นตอนการออกแบบกระบวนการ	1

หมายเหตุ : A = การป้องกันความผิดพลาด

B = การใช้อุปกรณ์วัด (Gauging)

C = การตรวจสอบโดยอาศัยบุคคล (Manual Inspection)

(9) คำนวณค่า Risky Priority Number (RPN) = S x O x D

(10) จัดอันดับปัญหา

(11) แก้ไขและปรับปรุง

โดยองค์ประกอบและลำดับขั้นตอนของการสร้าง FMEA สำหรับกระบวนการที่ได้อธิบายไว้ในข้างต้นนั้น นำมาใช้กับแบบฟอร์ม FMEA สำหรับกระบวนการ ซึ่งแสดงในตารางที่ 2.5

ตารางที่ 2.5 แบบฟอร์ม FMEA สำหรับกระบวนการ

สถานี	รายละเอียดสถานี	แนวโน้มความเสียหายที่จะเกิด	แนวโน้มผลกระทบที่จะเกิดขึ้น	Severity	แนวโน้มสาเหตุ/ขั้นตอนที่ทำให้เกิดความเสียหาย	Occurrence	วิธีการควบคุมป้องกันในปัจจุบัน	วิธีการตรวจสอบในปัจจุบัน	Detect.	RPN	ข้อเสนอแนะ

สรุป คือ การใช้หลักการ FMEA มาวิเคราะห์และแก้ไขรากของปัญหาที่แท้จริงในกระบวนการ (ออกแบบ ผลิต หรือบริการ) จะทำให้ผู้ผลิตมีมุมมองในการแก้ไขปัญหาที่ครอบคลุมมากขึ้น ซึ่งจะทำให้ปัญหาที่เคยเกิดขึ้นซ้ำซากลดลงไป ทำให้กระบวนการผลิตมีความผันแปรที่ลดลง นั่นหมายถึงว่าผลผลิตทุกชิ้นจะมีคุณภาพที่สม่ำเสมอและเป็นไปตามมาตรฐานที่กำหนด สุดท้ายแล้วผลพลอยได้ที่ตามมาก็คือ ลูกค้ามีความพึงพอใจต่อผลผลิตนั้น ๆ อย่างสูงสุด

2.1.4 วงจร P-D-C-A (Deming Cycle)

วงจร P-D-C-A เป็นโครงร่างสำหรับกิจกรรมการปรับปรุงพัฒนาโดยมีขั้นตอนพื้นฐานต่อไปนี้

(1) การวางแผน (Plan) เริ่มต้นโดยการศึกษากระบวนการที่ใช้อยู่ บันทึกกระบวนการนี้แล้วจึงระบุปัญหา จากนั้นก็สำรวจข้อมูลและวางแผนการปรับปรุง และสร้างมาตรการเพื่อประเมินแผนงาน

(2) การปฏิบัติตามแผน (Do) การนำแผนงานไปปฏิบัติ ถ้าเป็นไปได้ควรทำเพียงวงแคบก่อนบันทึกการเปลี่ยนแปลงใดที่เกิดขึ้น รวบรวมข้อมูลอย่างมีระบบสำหรับการประเมิน

(3) การตรวจสอบ (Check) ประเมินข้อมูลที่รวบรวมมาได้ จากการปฏิบัติตามแผน ตรวจสอบอย่างใกล้ชิดว่าผลที่ได้ตรงกับเป้าหมายที่วางไว้ในช่วงการวางแผนหรือไม่

(4) การดำเนินการ (Action) หากผลที่ได้ประสบความสำเร็จก็ควรทำให้กระบวนการใหม่เป็นมาตรฐานและสื่อสารกระจายข้อมูล ให้กับทุกคนที่เกี่ยวข้องกับกระบวนการทำให้เกิดความคุ้นเคยกับกระบวนการใหม่นี้ หากผลที่ได้ไม่ประสบความสำเร็จให้ลองทบทวนแผนงานใหม่

2.1.5 หลักการควบคุมกระบวนการ

สำหรับการควบคุมกระบวนการนั้นมีองค์ประกอบของการควบคุมตามลำดับคือ

(1) การเลือกหัวข้อควบคุม (Control Subject)

(2) การกำหนดระบบการวัด

(3) การกำหนดมาตรฐานของสมรรถนะ

(4) การวัดผลสมรรถนะจริง

(5) การเปรียบเทียบกับมาตรฐาน

(6) การแก้ปัญหา

วิธีการควบคุมกระบวนการอาจจะได้รับการจำแนกออกได้หลายวิธีด้วยกัน ได้แก่

1. วิธีป้องกันความเผลอเรอ (Poka-Yoke)

สามารถกำหนดเป็นหลักการของการป้องกันความเผลอเรอได้ 5 ประการคือ การกำจัด (Eliminate) การแทนที่ (Replacement) การอำนวยความสะดวก (Facilitation) การตรวจจับ (Detection)

และการลดความรุนแรง (Mitigation) จากหลักการดังกล่าวสามารถนำมาซึ่งกลไกของอุปกรณ์ของการป้องกันความเผลอเรอได้ 3 ประการคือ การหยุด การบังคับ และการใช้สัญญาณเตือน ทำให้จำแนกระบบของการป้องกันความเผลอเรอได้เป็น 2 ประเภทคือ

(1) ประเภทหน้าที่ที่บังคับ (Regulatory Functions) โดยขึ้นอยู่กับจุดประสงค์ในการใช้งาน ซึ่งแบ่งเป็นวิธีการควบคุม และวิธีการเตือน

(2) ประเภทหน้าที่ที่กำหนด (Setting Functions) โดยขึ้นอยู่กับเทคนิคที่ใช้ในระบบการป้องกันความเผลอเรอ ซึ่งแบ่งเป็นวิธีการสัมผัส วิธีกำหนดจำนวนครั้งของการเคลื่อนไหว และวิธีกำหนดขั้นตอนการเคลื่อนไหว

2. วิธีการควบคุมด้วยสายตา (Visual Control)

ซึ่งหลักการสำคัญของการจัดการด้วยสายตา คือการแยกแยะสิ่งผิดปกติออกจากสิ่งปกติ โดยมีวิธีการจัดแสดงของจริง แผนผัง รายการ ระเบียบปฏิบัติงาน และบันทึกการปฏิบัติงาน เพื่อเป็นเครื่องมือเตือนใจให้ได้รับรู้ถึงปัญหาที่เกิดขึ้นในกระบวนการ โดยการตรวจจับด้วยสายตาและสามารถตัดสินใจได้ในเวลาสั้น ๆ

3. การควบคุมด้วยตนเอง (Self-Control)

ระบบการควบคุมด้วยตนเอง คือระบบการควบคุมที่ทำให้มั่นใจว่าพนักงานทุกคนได้ทำงานได้ตามจุดประสงค์ด้านคุณภาพ ซึ่งเกณฑ์สำหรับกำหนดสถานะมี 3 ประการดังนี้

(1) ความรู้ที่ทำให้พนักงานทราบว่าทำอะไร

(2) ความรู้ที่ทำให้พนักงานทราบว่าพนักงานกำลังทำอะไร

(3) ความสามารถและความปรารถนาในการปฏิบัติการกับกระบวนการให้มีความผันแปรต่ำที่สุด

4. การควบคุมกระบวนการโดยอาศัยสถิติ (SPC)

แนวความคิดที่สำคัญคือ การตรวจจับสาเหตุความผันแปรที่ผิดปกติของข้อมูล จากกระบวนการแล้วทำการกำจัดสาเหตุดังกล่าวทิ้ง โดยเครื่องมือที่มีความสำคัญมากต่อการตรวจจับสาเหตุความผันแปรดังกล่าว คือแผนภูมิควบคุม (Control Chart)

5. การตรวจสอบผลิตภัณฑ์

ได้จำแนกการควบคุมคุณภาพเพื่อการยอมรับออกเป็น 4 ประเภท คือ

(1) การตรวจสอบแบบ 100%

(2) การตรวจสอบครั้งคราว (Spot-Check)

(3) การให้คำรับรอง (Certification)

(4) การชักสิ่งตัวอย่างเพื่อการยอมรับ (Acceptance Sampling)

2.2 ผลงานวิจัยที่เกี่ยวข้อง

ศิริรัตน์ เซียวประยูร (2547) ได้ศึกษาการลดของเสียในกระบวนการหล่อฝาสูบอะลูมิเนียม โดยมีเป้าหมายคือ ลดจากเปอร์เซ็นต์ของเสีย 90.1% ของอาการเสียให้ลดลงให้น้อยที่สุด งานวิจัยนี้เริ่มจากการวิเคราะห์หาสาเหตุหลักโดยการระดมสมอง โดยใช้ผู้มีความรู้เฉพาะทางซึ่งได้ปัจจัยมาทั้งหมด 17 ปัจจัย จากนั้นได้นำมาประเมินผลให้คะแนนค่าความรุนแรงของผลกระทบ โอกาสการเกิดและผลการตรวจจับระดับควบคุม เพื่อแสดงลำดับความสำคัญของการเสี่ยงที่จะทำให้เกิดปัญหาโพรงหดตัว ซึ่งจากค่า RPN งานวิจัยนี้ได้นำคะแนน RPN มาทำการวิเคราะห์ผ่านพาเรโต เพื่อดูความมีเสถียรภาพของข้อมูล ซึ่งจากพาเรโตพบว่าปัจจัยที่นำมาออกแบบการทดลองเพื่อหาระดับปัจจัยที่ให้ค่าอัตราการแข็งตัวของงานหล่อฝาสูบอะลูมิเนียมมากที่สุด มีทั้งหมด 3 ปัจจัย โดยนำปัจจัยเหล่านี้ไปทำการออกแบบการทดลอง และจากผลการทดลองนี้เองจึงได้ค่าปัจจัยที่เหมาะสมที่สุด

ทิพากร วงษ์นาม (2548) ได้ทำศึกษาการลดของเสียในอุตสาหกรรมผลิตชิ้นส่วนยางของรถจักรยานยนต์โดยเทคนิค FMEA งานวิจัยนี้เริ่มจากการศึกษากระบวนการผลิตและของเสียที่เกิดขึ้น หลังจากนั้นจึงระดมสมองเพื่อค้นหาปัจจัยที่มีผลกระทบต่อข้อบกพร่อง โดยใช้แผนผังแผนภาพก้างปลา และใช้เทคนิคการวิเคราะห์ข้อบกพร่องและผลกระทบสำหรับกระบวนการผลิต (PFMEA) และให้ทีมผู้เชี่ยวชาญในแต่แผนกที่เกี่ยวข้องมาวิเคราะห์เพื่อประเมินค่า ความรุนแรง ค่าโอกาสในเกิดข้อบกพร่อง และค่าความสามารถในการตรวจจับข้อบกพร่อง เพื่อนำไปคำนวณค่าคะแนนความเสี่ยง (RPN) และได้ดำเนินการแก้ไขข้อบกพร่องที่มีค่า RPN ตั้งแต่ 100 คะแนนขึ้นไป โดยประโยชน์ที่ได้จากงานวิจัยนี้คือ สามารถลดปริมาณของเสียที่เกิดขึ้นในกระบวนการผลิตได้ตามเป้าหมายที่กำหนด และสามารถใช้งานวิจัยนี้เป็นแนวทางในการประยุกต์ใช้เทคนิค FMEA ในการออกแบบและพัฒนาผลิตภัณฑ์ใหม่ ๆ ได้ตามที่ลูกค้าต้องการอีกด้วย

อภิชิต ศรัณยนิตย์ (2548) ได้ศึกษาการลดของเสียในโรงงานอุตสาหกรรมฉีดพลาสติก โดยใช้หลักการทางสถิติมาช่วยทำการวิเคราะห์หาสาเหตุและปัจจัยต่าง ๆ ที่ส่งผลกระทบต่อคุณภาพของผลิตภัณฑ์ และใช้หลักการทางทฤษฎีด้านโพลิเมอร์เข้ามาอธิบายถึงปัจจัยต่าง ๆ ที่ส่งผลกระทบต่อคุณภาพของผลิตภัณฑ์ เพื่อทำการปรับปรุงสภาพปัญหาของโรงงาน

เภสัช ชัยพงษ์ (2548) ได้ศึกษาการลดของเสียที่เกิดจากฝุ่นของชุดหัวอ่าน - เขียน สำหรับฮาร์ดดิสก์ไดร์ฟ : กรณีศึกษาโรงงานประกอบฮาร์ดดิสก์ไดร์ฟ การวิจัยมีจุดประสงค์เพื่อศึกษาวิเคราะห์ปัญหาของเสียที่เกิดจากฝุ่นในชุด หัวอ่าน - เขียน สำหรับฮาร์ดดิสก์ไดร์ฟขนาด 2.5 นิ้ว ซึ่งใช้ในคอมพิวเตอร์แบบ NoteBook งานวิจัยฉบับนี้มุ่งเน้นถึงการศึกษาแนวทางใหม่ในการทำความสะอาดชิ้นส่วนย่อย ก่อนนำเข้าสู่สายการประกอบชุดหัวอ่าน - เขียน โดยมุ่งเน้นไปที่ทำความ

สะอาดชิ้นส่วนย่อยแต่ละชิ้นส่วนให้บรรลุตามข้อกำหนด เกี่ยวกับการตกค้างของอนุภาคฝุ่นที่ควบคุมภายในของบริษัทตัวอย่างเสียก่อน จึงจะสามารถนำเข้าสู่สายการประกอบชุดหัวอ่าน - เขียนได้จากนั้นจึงทำความสะอาดชุดหัวอ่าน – เขียนสำเร็จรูปอีกเป็นครั้งสุดท้าย เพื่อให้ปริมาณอนุภาคฝุ่นที่ตกค้างบนชุด หัวอ่าน - เขียนได้ตามความต้องการของลูกค้า

สุพัฒตรา เกษราพงศ์ (2550) ได้ศึกษาการวิเคราะห์รูปแบบของเสียและผลกระทบที่เกิดขึ้นในกระบวนการผลิตถุงเท้า โดยงานวิจัยเริ่มจากศึกษากระบวนการผลิตโดยใช้แผนภูมิการไหลของกระบวนการ (Flow Process Chart) เพื่อวิเคราะห์ปัญหา เมื่อพบปัญหาแล้วใช้เทคนิคแผนผังก้างปลา (Fish Bone Diagram) วิเคราะห์หาสาเหตุที่ทำให้เกิดผลกระทบต่อคุณภาพ ต่อมาทำการวิเคราะห์ลักษณะข้อบกพร่องและผลกระทบด้านคุณภาพ สำหรับกระบวนการผลิตโดยใช้เทคนิค (Process Failure Mode and Effect Analysis: PFMEA) หลังจากนั้นให้ผู้เชี่ยวชาญการผลิตวิเคราะห์เพื่อประเมินความรุนแรงของข้อบกพร่อง (Severity: S) การเกิดข้อบกพร่อง (Occurrence: C) และการควบคุมกระบวนการ (Detection: D) เพื่อคำนวณค่าดัชนีความเสี่ยงของข้อบกพร่อง (Risk Priority Number: RPN) ซึ่งค่า RPN ที่มีค่ามากที่สุด คือ ปัญหาเส้นด้ายขาดของแผนกกรอเส้นด้าย มีค่า RPN เท่ากับ 400 ภายหลังการปรับปรุงในด้านการตรวจสอบคุณภาพเส้นด้าย, ด้านการตั้งค่าความเร็วรอบของเครื่องจักร และด้านการบำรุงรักษาเครื่องจักรทำให้ค่า RPN ลดลงเหลือ 280

สุวิมล จันทร์แก้ว (2549) ได้ศึกษาการลดของเสียในอุตสาหกรรมผลิตล้ออลูมิเนียมอัลลอยด์โดยใช้การวิเคราะห์ลักษณะข้อบกพร่องและผลกระทบด้านคุณภาพ (Failure Mode and Effects Analysis: FMEA) มาใช้ในการวิเคราะห์และปรับปรุงคุณภาพกระบวนการผลิตของโรงงานตัวอย่าง การศึกษาเริ่มจากการพิจารณากระบวนการผลิตล้ออลูมิเนียมอัลลอยด์ของโรงงานตัวอย่าง และค้นหาปัจจัยที่มีผลกระทบต่อข้อบกพร่องในทุกกระบวนการผลิต โดยอาศัยการระดมสมองด้วยแผนผังแสดงเหตุและผล และการวิเคราะห์ลักษณะข้อบกพร่องและผลกระทบด้านคุณภาพสำหรับกระบวนการผลิต (PFMEA) จากนั้นกำหนดทีมผู้เชี่ยวชาญที่เกี่ยวข้องกับทุกกระบวนการ มาวิเคราะห์เพื่อประเมินค่าความรุนแรงของข้อบกพร่อง ค่าโอกาสการเกิดข้อบกพร่อง และค่าโอกาสการตรวจพบข้อบกพร่องในกระบวนการผลิต เพื่อคำนวณหาค่าดัชนีความเสี่ยงชี้นำ (RPN) ซึ่งเป็นค่าที่บอกถึงความเสี่ยงที่จะเกิดข้อบกพร่องขึ้น จากนั้นใช้การระดมสมองเพื่อหาแนวทางแก้ไขข้อบกพร่องเหล่านั้น ผลการดำเนินการแก้ไขเพื่อลดปัญหาที่เกิดขึ้นพบว่าเปอร์เซ็นต์ของเสีย มูลค่าของเสีย และค่าคะแนนดัชนีความเสี่ยงชี้นำ (RPN) พบว่าลดลง

จิระเดช ดิสสัน (2551) ได้ศึกษาการลดสัดส่วนของเสียในกระบวนการฉีดพลาสติกโดยใช้เทคนิคการควบคุมกระบวนการด้วยหลักการทางสถิติ งานวิจัยนี้ได้ทำการศึกษาการควบคุมกระบวนการผลิต โดยนำเอาเทคนิคการควบคุมกระบวนการเชิงสถิติ (Statistical Process Control)

มาใช้ในกระบวนการผลิต มีการนำเอาโปรแกรมสำเร็จรูป Minitab V.14.0 มาช่วยในการควบคุมกระบวนการผลิต และนำเอาเครื่องมือควบคุมคุณภาพ 7 อย่าง มาช่วยทำการวิเคราะห์ปัญหาเพื่อค้นหาแนวทางการแก้ไขปัญหาที่เกิดขึ้น ผลจากการวิจัยนี้สามารถลดของเสียที่เกิดจากกระบวนการผลิต อีกทั้งสามารถลดการสูญเสียมูลค่าของสินค้าได้อีกด้วย

จุฑาทิพย์ ทะประสพ (2551) ได้ศึกษาการลดของเสียในโรงงานผลิตบรรจุภัณฑ์พลาสติก วัตถุประสงค์ของงานวิจัยนี้ คือ เพื่อหาสาเหตุหลักของปัญหาคุณภาพในกระบวนการพิมพ์บรรจุภัณฑ์พลาสติกและพัฒนาวิธีการปรับปรุงคุณภาพ เพื่อลดของเสียโดยประยุกต์ใช้เทคนิคทางคุณภาพ ได้แก่ กราฟ แผนภาพการกระจาย แผนผังแสดงสาเหตุและผล แผนภาพพาเรโต แผนผังกลุ่มเชื่อมโยง แผนผังต้นไม้ การออกแบบการทดลอง และแผนภูมิควบคุม ซึ่งในระหว่างการดำเนินงานวิจัยนั้น ผู้วิจัยได้มีการจัดตั้งทีมงานสำหรับปรับปรุงคุณภาพของโรงงาน และเป็นผู้มีส่วนร่วมในการพัฒนาปรับปรุงคุณภาพของโรงงาน ขั้นตอนการดำเนินงานวิจัยนี้ประกอบไปด้วย 5 ระยะ ได้แก่ (1) ระยะการกำหนดปัญหา (2) ระยะการหาสาเหตุหลักของปัญหา (3) ระยะการหาวิธีการแก้ปัญหา (4) ระยะการนำวิธีการแก้ปัญหาไปปฏิบัติได้ดำเนินการตามแผนงานที่ได้กำหนดไว้ (5) ระยะการประเมินผลพบว่า สามารถทำให้เปอร์เซ็นต์ของเสียรวมเฉลี่ยลดลง

คมสัน ศรีประสิทธิ์ (2551) ได้ศึกษาการลดของเสียในกระบวนการขึ้นรูปเน็ท โดยหลักการควบคุมคุณภาพเชิงสถิติ การดำเนินงานเริ่มต้นด้วยการศึกษาปัจจัยที่มีอิทธิพลต่อการเกิดข้อบกพร่องของผลิตภัณฑ์ โดยผู้วิจัยเริ่มจากการศึกษางานวิจัยที่เกี่ยวข้อง หลังจากนั้นทำการวิเคราะห์สาเหตุโดยใช้แผนภูมิก้างปลาในการระดมสมองเพื่อหาสาเหตุของปัญหา แล้วนำปัจจัยที่ได้มาทำการออกแบบการทดลอง เพื่อทดสอบความมีนัยสำคัญที่มีผลต่อข้อบกพร่องของผลิตภัณฑ์ หลังจากการทดลองส่งผลให้ของเสียรวมทั้งหมดของการขึ้นรูปเน็ทลดลง

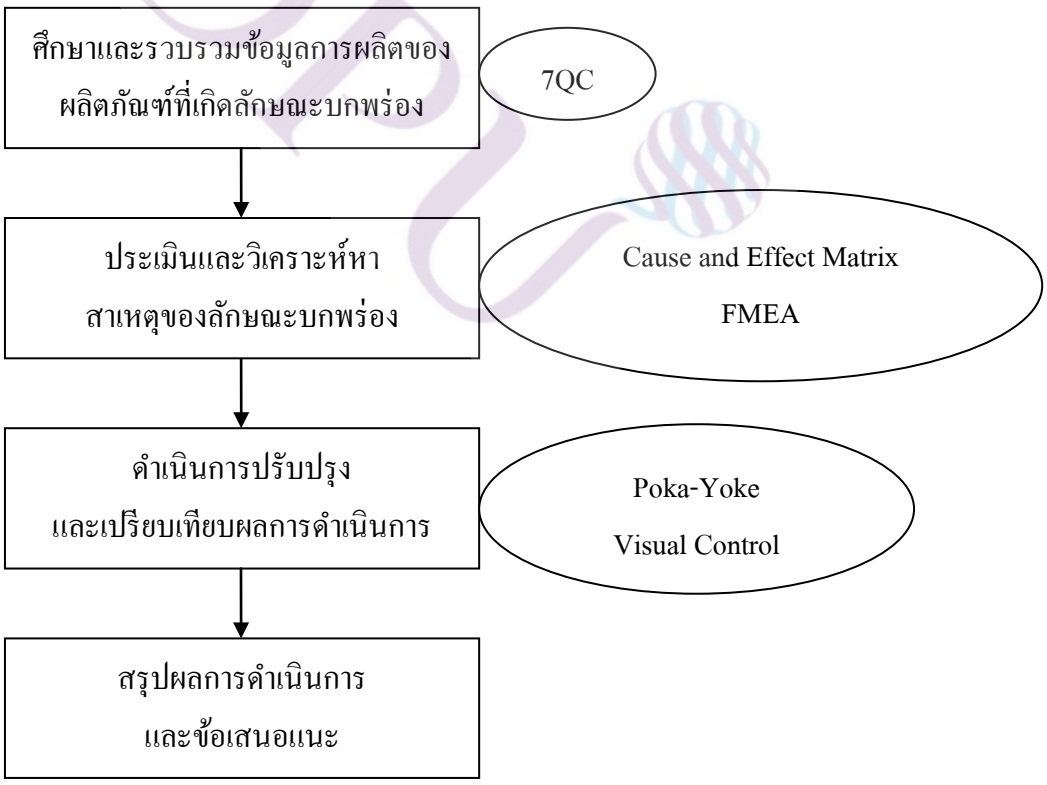
อรวรรณ วาดเขียน (2552) ได้ศึกษาการลดความสูญเสียในกระบวนการเชื่อมคอยล์และทดสอบรอยรั่ว : กรณีศึกษา บริษัท พี.เอส.เอ. อินเตอร์-คู จากการศึกษาปัญหาที่เกิดขึ้นในกระบวนการผลิตและการเก็บข้อมูลความสูญเสียเพื่อเป็นแนวทางในการแก้ไข พบว่าปัญหามีสาเหตุมาจากวิธีการทำงานและความผิดพลาดของพนักงาน ตลอดจนการไม่สามารถใช้ทรัพยากรการผลิตของโรงงานให้เกิดประโยชน์สูงสุด ได้ทำการแก้ไขโดยการศึกษาและวิเคราะห์ปัญหาแยกตามทรัพยากรการผลิต และกำจัดสาเหตุของความสูญเสียเหล่านั้น และใช้ค่าร้อยละของความสูญเสียเทียบกับจำนวนคอยล์ที่ผลิตเพื่อประเมินค่าความสูญเสีย ภายหลังจากการปรับปรุงดำเนินงานตามขั้นตอนการวิจัย โดยเปรียบเทียบข้อมูลผลการดำเนินงานระหว่างก่อนและหลังการแก้ไขปรับปรุง พบว่าจำนวนความสูญเสียลดลง

บทที่ 3
ระเบียบวิธีวิจัย

3.1 ขั้นตอนและวิธีการทำวิจัย

จากทฤษฎีที่ได้กล่าวถึงในบทที่ 2 สามารถนำมาประยุกต์ใช้ เพื่อให้สอดคล้องกับวัตถุประสงค์ของงานวิจัยคือ ลดลักษณะบกพร่องของผลิตภัณฑ์ในกระบวนการประกอบแผงวงจรไฟฟ้า โดยวิเคราะห์หาปัจจัยต่าง ๆ ที่มีผลต่อกระบวนการประกอบแผงวงจรไฟฟ้ารหัส LL0325232XXX

การวิเคราะห์เพื่อหาสาเหตุที่แท้จริงของลักษณะบกพร่องที่เกิดขึ้น ผู้วิจัยและทีมงานได้ทำการกำหนดขั้นตอนต่าง ๆ ในการดำเนินงานแก้ไข ดังนี้



ภาพที่ 3.1 แผนภาพการไหลของขั้นตอนการดำเนินงาน

3.2 รายละเอียดขั้นตอนในการดำเนินงาน

3.2.1 ศึกษาข้อมูลกระบวนการผลิตของผลิตภัณฑ์ที่เป็นสาเหตุปัจจัยให้เกิดลักษณะบกพร่อง และทำการรวบรวมข้อมูลลักษณะบกพร่องต่าง ๆ ที่เกิดขึ้น โดยนำเครื่องมือ 7QC มาประยุกต์ใช้ ทั้งนี้เลือกศึกษาจาก

(1) แหล่งข้อมูลภายนอก คือ เลือกศึกษาจากงานวิจัยและทฤษฎีที่เกี่ยวข้อง ซึ่งสามารถนำมาประยุกต์ใช้กับงานที่ผู้วิจัยทำการศึกษา โดยนำเทคนิคการควบคุมกระบวนการเชิงสถิติมาประยุกต์ใช้เพื่อหาสาเหตุที่ส่งผลกระทบต่อผลิตภัณฑ์ และเพื่อเป็นให้พนักงานตระหนักถึงการป้องกันและตรวจสอบถึงขีดความสามารถในกระบวนการผลิตที่แท้จริง รวมถึงสามารถพัฒนาปรับปรุงกระบวนการผลิตให้เกิดประสิทธิภาพ เป็นมาตรฐานที่ดีขึ้น

(2) แหล่งข้อมูลภายใน คือ ศึกษาผ่านกระบวนการผลิตที่เกิดขึ้นจริง เพื่อค้นหา รวบรวมสาเหตุและแนวทางในการแก้ไข โดยการสำรวจบันทึกข้อมูลเกี่ยวกับข้อมูลขั้นตอนการทำงานจริงในปัจจุบันและสภาพปัญหาที่เกิดขึ้น

3.2.2 ดำเนินการประเมินและศึกษาวิเคราะห์ถึงสาเหตุของลักษณะบกพร่อง โดยผู้ที่มีความรู้เฉพาะทางในสายงานกระบวนการผลิตที่เกี่ยวข้องของบริษัทตัวอย่างดังกล่าว ผ่านการระดมสมองและอาศัยเทคโนโลยีเฉพาะด้าน ด้วยการนำแผนผัง C&E Matrix และเทคนิค FMEA มาประยุกต์ใช้เพื่อให้เห็นภาพแต่ละขั้นตอนกระบวนการผลิตที่ชัดเจน สามารถระบุถึงปัจจัยสาเหตุที่เกี่ยวข้องและสามารถเลือกใช้หลักการทฤษฎีที่สอดคล้อง มากำหนดเป็นแนวทางในการแก้ไขปัญหาได้อย่างถูกต้องเหมาะสม

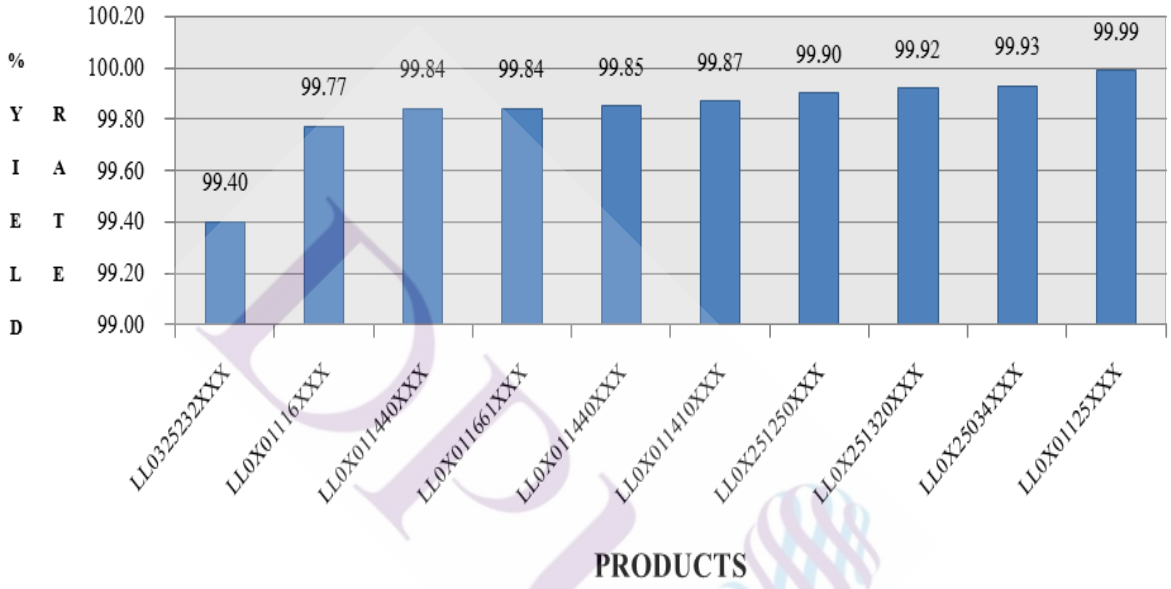
3.2.3 ดำเนินการปรับปรุงโดยอาศัยข้อมูลที่ได้จากการวิเคราะห์ในขั้นตอนก่อนหน้า พร้อมเปรียบเทียบผลการดำเนินการระหว่างผลก่อนการปรับปรุง และผลที่เกิดขึ้นจากการปรับปรุงว่าเกิดการเปลี่ยนแปลงหรือเกิดประสิทธิภาพขึ้นมากน้อยเพียงใด

3.2.4 สรุปผลการดำเนินการว่ามีทิศทางการเปลี่ยนแปลงอย่างไร โดยลำดับขั้นอย่างเป็นเหตุเป็นผลที่ประกอบกัน และพร้อมนำเสนอแนวทางข้อเสนอแนะสำหรับงานวิจัยครั้งต่อไป

3.3 การศึกษาและรวบรวมข้อมูลการผลิตของผลิตภัณฑ์ที่เกิดลักษณะบกพร่อง

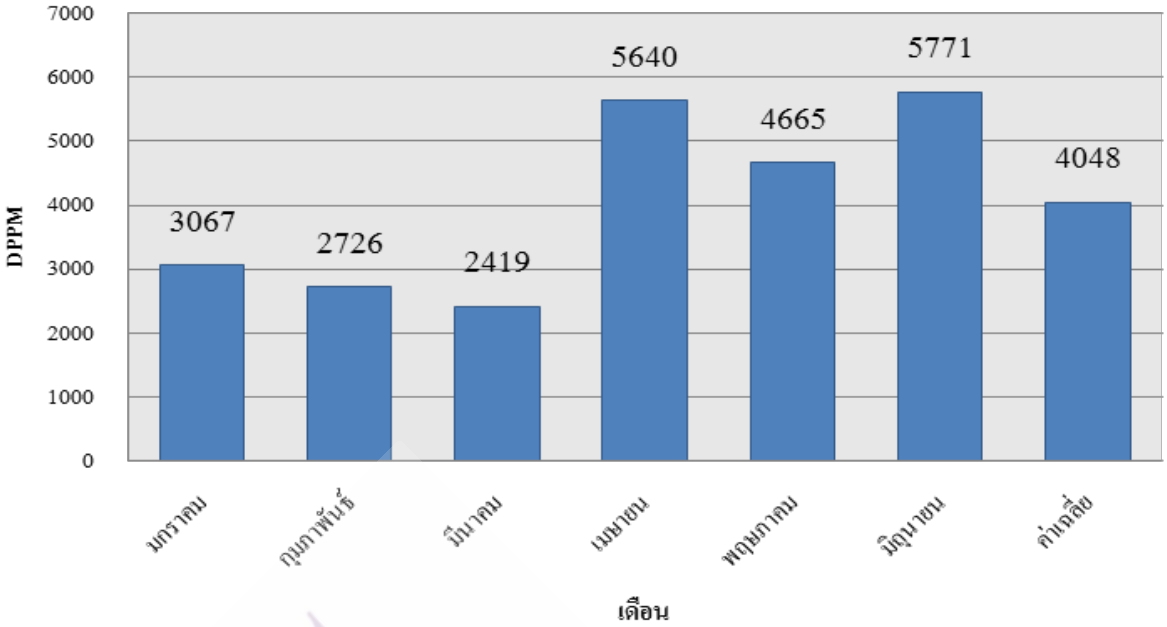
ผู้วิจัยได้ทำการศึกษาอุตสาหกรรมการประกอบแผงวงจรไฟฟ้าและผลิตภัณฑ์อิเล็กทรอนิกส์จากบริษัทฯ ตัวอย่าง ซึ่งเป็นผู้ประกอบการที่ดำเนินธุรกิจให้บริการแบบครบวงจรในการประกอบผลิตภัณฑ์ประเภทแผงวงจรไฟฟ้าและผลิตภัณฑ์อิเล็กทรอนิคส์ (Electronics Manufacturing Service: EMS) โดยผู้วิจัยได้ทำการเก็บรวบรวมข้อมูลของผลิตภัณฑ์โดยการบันทึกและอ้างอิงค่าจาก Check Sheet และระบบคอมพิวเตอร์ในช่วงเดือน มกราคม ถึง มิถุนายน 2555

พบว่า ผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX เป็นผลิตภัณฑ์ที่มีผลผลิตสุทธิที่ได้จากกระบวนการผลิต ซึ่งหักการสูญเสียออกทั้งหมด (Yield) อยู่ที่ระดับ 99.40 เปอร์เซ็นต์เท่านั้น ซึ่งเป็นระดับที่ต่ำที่สุดเมื่อเปรียบเทียบกับระดับผลิตภัณฑ์อื่น หรือมีความผิดพลาดด้านคุณภาพ เกิดลักษณะบกพร่องสูงมากที่สุดเมื่อเปรียบเทียบกับการเกิดลักษณะบกพร่องของผลิตภัณฑ์อื่น ณ สถานีการตรวจสอบคุณภาพเพื่อเตรียมส่งไปยังลูกค้า PFQA (Pre-FQA: Final Inspection of Production) ดังภาพที่ 3.2



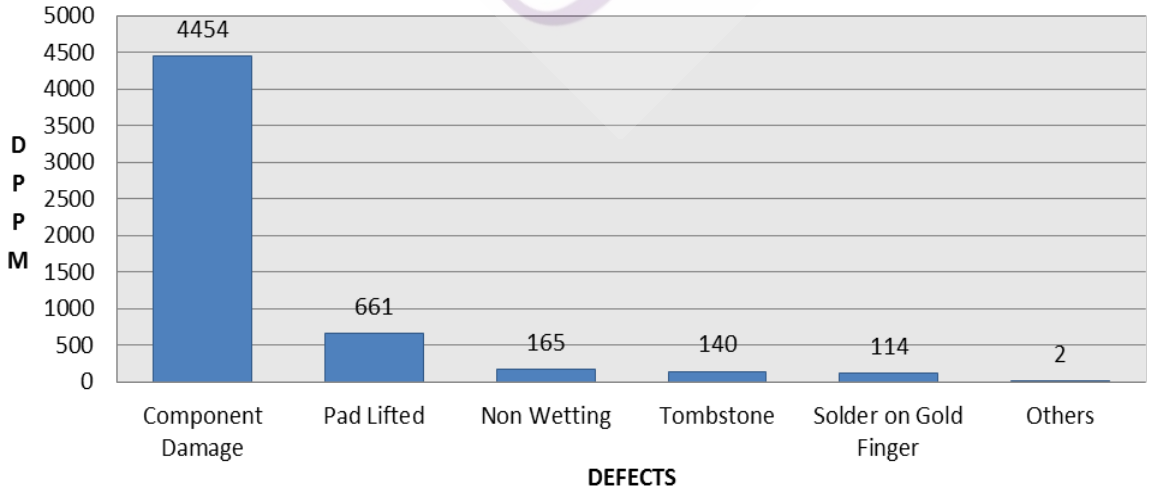
ภาพที่ 3.2 เปอร์เซ็นต์แสดงผลผลิตที่ได้ของผลิตภัณฑ์ LL0325232XXX เมื่อเทียบกับผลิตภัณฑ์อื่น ณ การตรวจสอบ PFQA ในช่วงเดือน มกราคม ถึง มิถุนายน 2555

เมื่อทำการตรวจสอบไปยังปริมาณลักษณะบกพร่องของผลิตภัณฑ์ที่เกิดขึ้นในระหว่างเดือนดังกล่าว โดยคิดในหน่วยของจำนวนของเสียต่อล้านหน่วย DPPM (Defect Parts Per Million) จะเห็นว่าปริมาณลักษณะบกพร่องที่เกิดขึ้นมีค่าเฉลี่ยถึง 4,048 DPPM ดังภาพที่ 3.3



ภาพที่ 3.3 ปริมาณลักษณะบกพร่อง ณ สถานีการตรวจสอบขั้นตอนสุดท้ายระหว่างเดือนมกราคม ถึง มิถุนายน 2555

หากพิจารณาเพิ่มเติมต่อไปถึงลักษณะบกพร่องที่พบมากที่สุด จะพบว่าเป็นลักษณะของชิ้นส่วนบนตัวอุปกรณ์บกพร่องได้รับความเสียหาย (Component Damaged) รองลงมาคือ ลายวงจรหลุดออกจากแผงวงจร (Pad Lifted) ตะกั่วไม่เชื่อมกับตัวอุปกรณ์ (Non Wetting) ส่วนลักษณะบกพร่องอื่น ๆ คิดเป็น DPPM ที่ลดหลั่นลงมา ดังภาพที่ 3.4



ภาพที่ 3.4 สัดส่วนลักษณะบกพร่องของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ในช่วงเดือน มกราคม ถึง มิถุนายน 2555

ปัญหาดังกล่าวนั้น นำไปสู่ประสิทธิภาพในการผลิตและประสิทธิภาพในการทำงานที่ลดลง คือ หนึ่ง ด้านการสูญเสียเวลาในขั้นตอนการทำงานที่มากขึ้น ทำให้พนักงานต้องดำเนินการผลิต ตรวจสอบการผลิต และตรวจสอบชิ้นผลิตภัณฑ์ใหม่อีกครั้ง สอง ด้านต้นทุนการผลิต ไม่ว่าจะพนักงานที่จำต้องทำงานเพิ่มขึ้น ชิ้นส่วนประกอบของผลิตภัณฑ์ที่บริษัทต้องใช้ในการผลิตเพิ่มขึ้น และสุดท้าย แนวโน้มการเกิดการขนส่งผลิตภัณฑ์ที่ต้องล่าช้าออกไป ไม่ตรงตามแผนกระบวนการผลิตที่วางแผนไว้ และเนื่องด้วยตัวเลขทางสถิติของผลิตภัณฑ์ดังกล่าวที่เป็นที่น่าสนใจ บริษัทฯ ตัวอย่างจึงควรวิเคราะห์หาสาเหตุและดำเนินการปรับปรุงแก้ไข เพื่อรักษาผลประกอบการและพัฒนาผลิตภัณฑ์ให้มีประสิทธิภาพยิ่งขึ้น ผู้วิจัยจึงเลือกเป็นผลิตภัณฑ์ตัวอย่างของลักษณะบกพร่องในการวิจัยครั้งนี้

ในกระบวนการผลิตปกติ จะมีรายละเอียดของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX และต้นทุนการซ่อมแซม ดังตารางที่ 3.1 และ 3.2

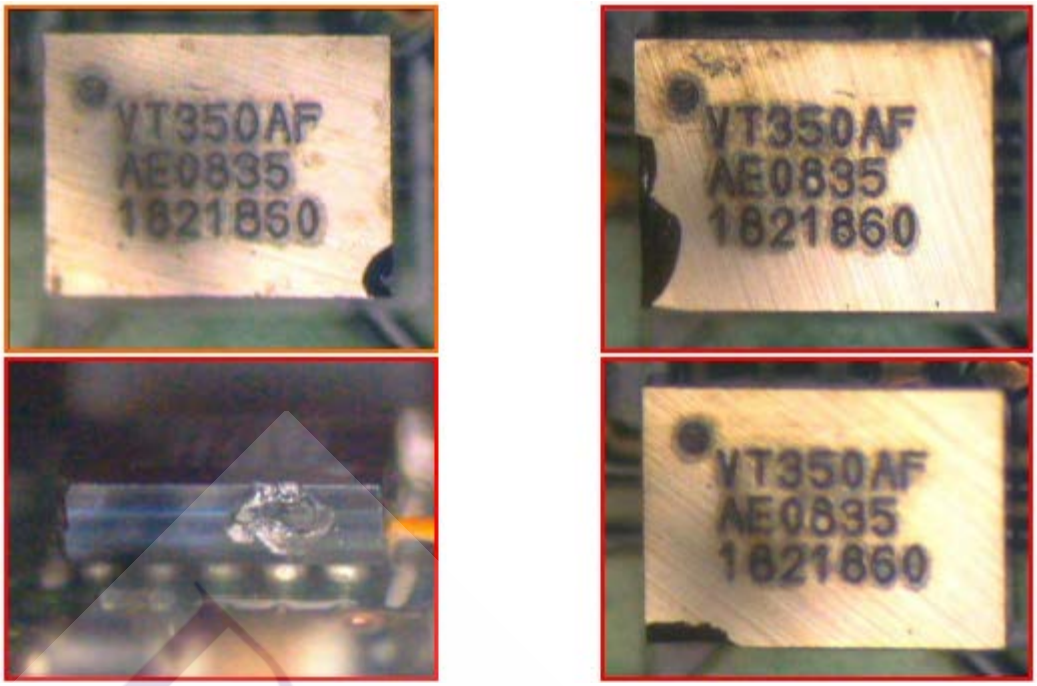
ตารางที่ 3.1 ปริมาณการผลิตและระยะเวลาการแก้ไขผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX

	แผงวงจรไฟฟ้ารหัส LL0325232XXX
ปริมาณการผลิต (ชิ้นต่อเดือน)	11,750
ระยะเวลาการแก้ไขการผลิต (นาทีต่อชิ้น)	5

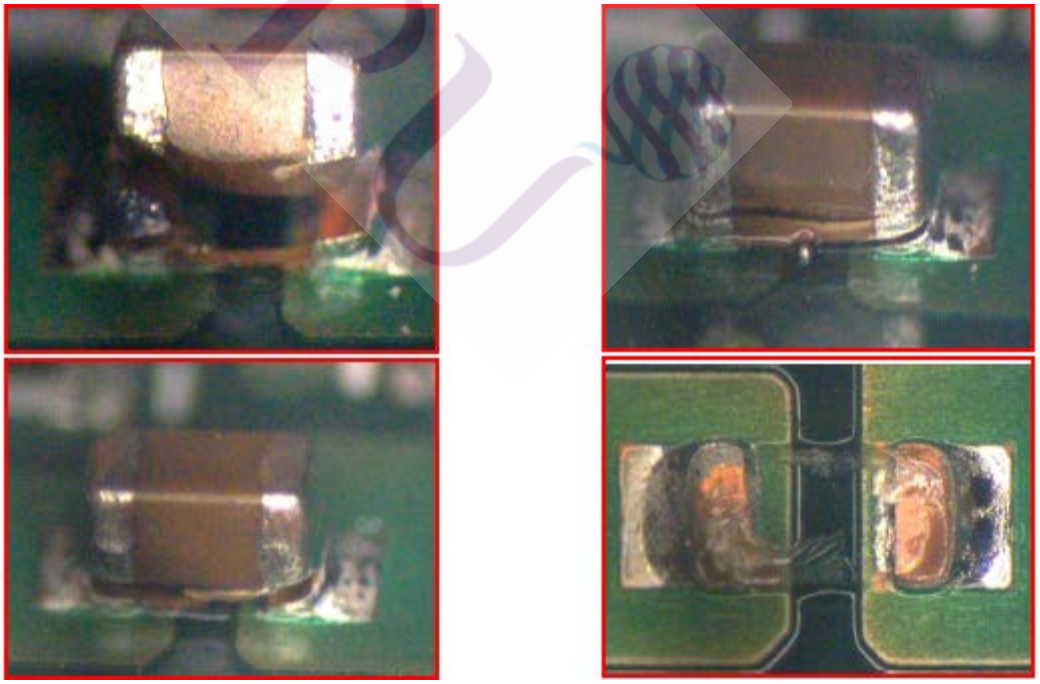
ตารางที่ 3.2 ต้นทุนในการซ่อมแซมแผงวงจรไฟฟ้ารหัส LL0325232XXX

	ต้นทุน (ดอลลาร์สหรัฐฯ)
แรงงาน (ต่อชั่วโมง)	2.02
แผงวงจรไฟฟ้า (ต่อชิ้น)	8.00
ชิ้นส่วนอุปกรณ์สำรอง (ต่อชิ้น)	1.05

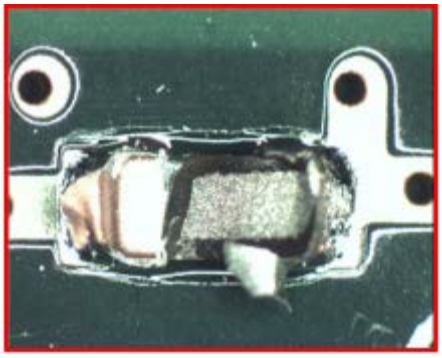
สำหรับลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์ที่เกิดขึ้นระหว่างกระบวนการผลิตที่ตรวจพบจากบริษัทฯ ตัวอย่าง จะเป็นดังภาพที่ 3.5 ถึง 3.9



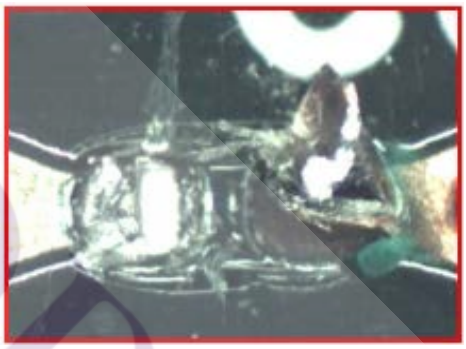
ภาพที่ 3.5 ภาพตัวอย่างลักษณะบกพร่องของอุปกรณ์ U1



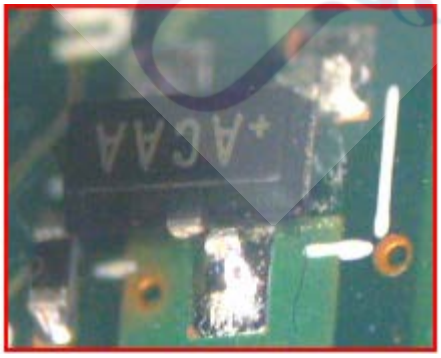
ภาพที่ 3.6 ภาพตัวอย่างลักษณะบกพร่องของอุปกรณ์ C5



ภาพที่ 3.7 ภาพตัวอย่างลักษณะบกพร่องของอุปกรณ์ C3



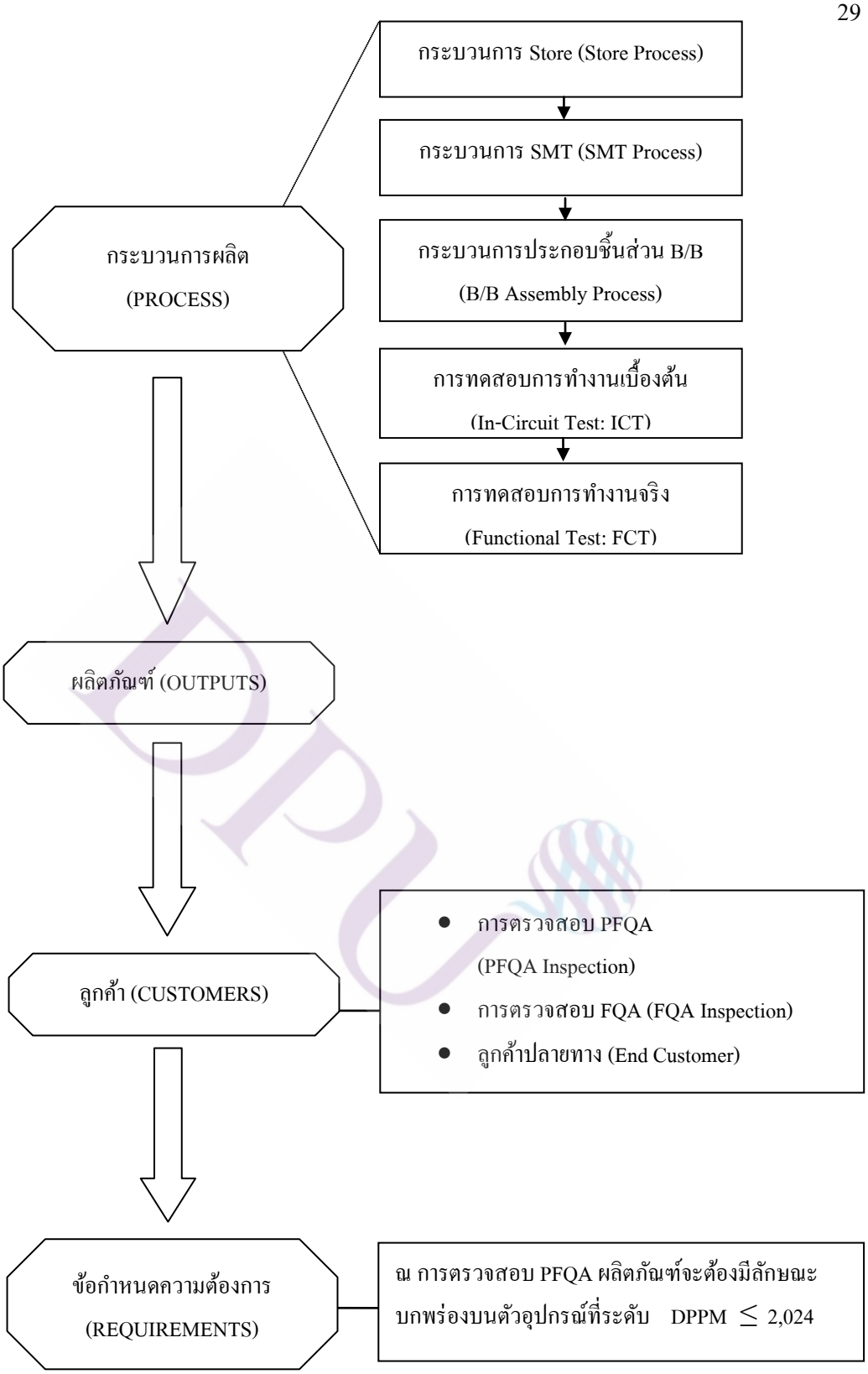
ภาพที่ 3.8 ภาพตัวอย่างลักษณะบกพร่องของอุปกรณ์ C34



ภาพที่ 3.9 ภาพตัวอย่างลักษณะบกพร่องของอุปกรณ์ U5

3.4 การประเมินและวิเคราะห์หาสาเหตุของลักษณะบกพร่อง

ผู้วิจัยและทีมงานเริ่มศึกษากระบวนการประกอบผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ดังภาพที่ 3.10 ซึ่งจะกล่าวโดยละเอียดในลำดับต่อไป



ภาพที่ 3.10 กระบวนการประกอบผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX

หากพิจารณาในขั้นตอนกระบวนการผลิต (Process) ที่ลงรายละเอียดต่อไป จะสามารถอธิบายได้เป็นขั้นตอนต่อเนื่อง คือ ขั้นตอน Store (Store Process) ขั้นตอน SMT (SMT Process) ขั้นตอน BoxBuild (BoxBuild Process: B/B Process)

สำหรับขั้นตอน Store (Store Process) จะแยกเป็น 4 สถานี ได้แก่

1) ขาเข้า (Incoming)

1.1) แยกหีบห่อการบรรจุชิ้นส่วนของวัตถุดิบเพื่อเตรียมการตรวจสอบ

1.2) ทำการตรวจ AQL และตรวจสอบตัวอย่างวัตถุดิบ

1.3) บันทึกข้อมูลในระบบ IQA

1.4) บรรจุหีบห่อวัตถุดิบอีกครั้ง

2) การจัดเก็บ (Store)

2.1) เก็บบันทึกข้อมูลของวัตถุดิบในระบบ

2.2) เคลื่อนย้ายวัตถุดิบเข้าที่ชั้นจัดเก็บ

2.3) จัดเตรียมวัตถุดิบตามรายการเมื่อมีการจัดสั่ง

3) เครื่องมือเตรียมการ (Kitting)

3.1) เตรียมวัตถุดิบตามรายการเพื่อคำสั่งการผลิต

3.2) จำแนกวัตถุดิบเพื่อเตรียมการสู่สายพานการผลิต

4) การจัดเตรียมสิ่งที่เกี่ยวข้อง

4.1) ตรวจสอบวัตถุดิบตามรายการที่เกี่ยวข้อง

4.2) จัดเตรียมวัตถุดิบสู่สายพานการผลิต

4.3) จัดเตรียมสายพานการผลิตและวัตถุดิบสู่เครื่องจักร

ต่อมาขั้นตอน SMT (SMT Process) จะแยกเป็น 8 สถานี ได้แก่

1) การลำเลียงแผงวงจรเข้าสู่กระบวนการผลิต (PCB Loader)

1.1) แยกหีบห่อ bare PCB จากบรรจุภัณฑ์หลัก

1.2) ลำเลียง bare PCB สู่สายพานการผลิต

2) การพิมพ์ตะกั่วบนพื้นผิวแผงวงจร (Screen Printing)

2.1) พิมพ์ลายฉลุลง bare PCB

2.2) ทำสูญญากาศส่วนที่เหลือและแนบติดกับ PCB

2.3) นำกล้องส่องตรวจสอบจุดสัญลักษณ์บน PCB

2.4) ทำความสะอาดพื้นผิวให้ปราศจากน้ำ

2.5) แยก PCB ออกจากแม่พิมพ์

2.6) เคลื่อนย้าย PCB ไปยังเครื่องยิงชิพ

3) เครื่องยิงชิพ (Chip Shooter)

3.1) วางแผ่นรองใต้ PCB

3.2) หัวจ่ายจัดวางชิพบนตำแหน่ง PCB

4) การกำหนดและเลือกวางตำแหน่ง (Pick and Place)

4.1) วางแผ่นรองใต้ PCB

4.2) หัวจ่ายกำหนดเลือกชิพและจัดวางชิพบนตำแหน่ง PCB

4.3) ผู้ควบคุมสายพานทำการวางตัวอุปกรณ์บน PCB

4.4) ผู้ควบคุมสายพานใช้คีมจัดวางตำแหน่ง

4.5) เคลื่อนย้าย PCBA ไปยังเครื่องหลอมเหลวตะกั่ว

5) การตรวจสอบ (Inspection)

5.1) การตรวจสอบ J2

5.2) ลำเลียง PCBA ไปยังแท่นวางผลิตภัณฑ์

6) เครื่องหลอมเหลวตะกั่ว (Reflow Oven)

6.1) ลำเลียง PCBA เข้าเครื่องหลอมเหลวตะกั่ว

7) การตรวจสอบหลังเข้าเครื่องหลอมเหลวตะกั่ว

7.1) เคลื่อนย้าย PCBA ด้วยสายพานแบบลาดไปยัง POI

7.2) เป่าลมทำความเย็นให้ PCBA ก่อนทำการตรวจสอบ

7.3) ผู้ตรวจสอบตรวจสอบ PCBA ด้วยสายตา

7.4) สแกน SFDC

7.5) วาง PCBA บนถาดและลำเอียงไปยัง AOI ด้วยรถเข็น

8) การตรวจสอบอัตโนมัติด้วยเครื่องจักร (Automatic Optical Inspection: AOI)

8.1) ลำเลียง PCBA เข้าเครื่องจักร AOI

8.2) AOI ตรวจสอบ PCBA ทุกส่วน

8.3) นำ PCBA ออกจากสายพานการผลิตหลังเสร็จสิ้น

8.4) สแกน SFDC

8.5) วาง PCBA บนถาดและลำเอียงไปยังสถานีต่อไปด้วยรถเข็น

จากนั้นเข้าสู่ขั้นตอน BoxBuild (BoxBuild Process) จะแยกเป็น 5 สถานี ได้แก่

1) สแกน SFDC (Scan SFDC)

1.1) นำ PCBA ออกจากกล่อง

1.2) สแกน SFDC

1.3) วาง PCBA ใส่กล่อง

2) เครื่องตัดฉลุ (De-Panel: Perforate)

2.1) ใช้มือจับแผ่นบอร์ด

2.2) ใช้คีมตัดขอบแผ่นบอร์ด

2.3) จัดวางแผ่นบอร์ดเป็นชั้น

3) ติดป้ายฉลาก (Attach Label)

3.1) ลำเลียง PCBA สู่สายพานการผลิต

3.2) ติดป้ายฉลาก

3.3) ลำเลียง PCBA กลับสู่สายพานการผลิต

4) เครื่องทดสอบการทำงานเบื้องต้น (ICT Tester)

4.1) ลำเลียงแผ่นบอร์ดไปยังแผง ICT

4.2) ทดสอบแผ่นบอร์ดด้วยเครื่องทดสอบ ICT

4.3) จัดวางแผ่นบอร์ดบนถาด

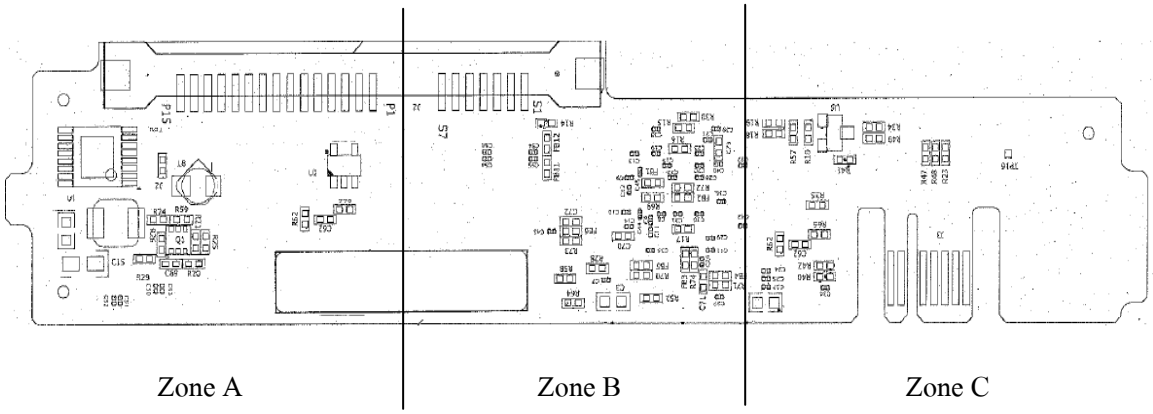
5) เครื่องทดสอบการทำงานจริง (FCT Tester)

5.1) ลำเลียงแผ่นบอร์ดไปยังแผง FCT

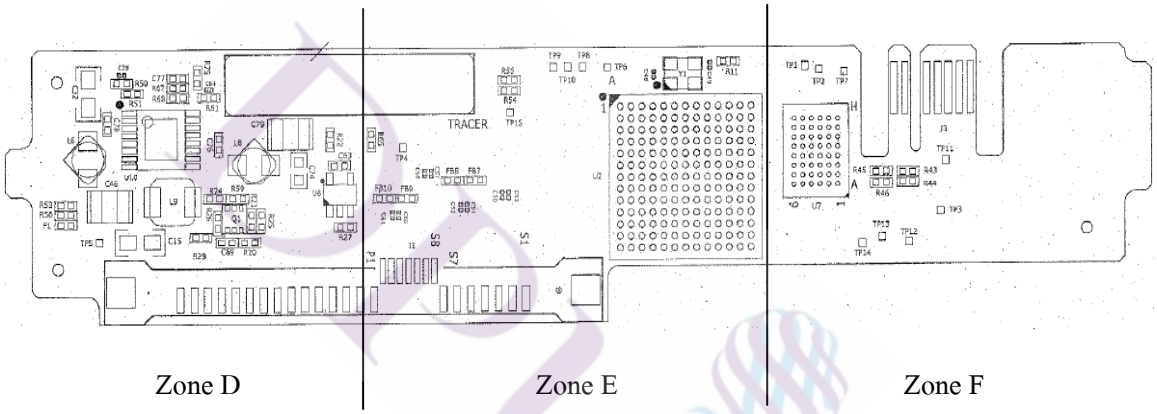
5.2) ทดสอบแผ่นบอร์ดด้วยเครื่องทดสอบ FCT

5.3) จัดวางแผ่นบอร์ดบนถาด

เมื่อผ่านกระบวนการผลิตทุกขั้นตอน จะได้ผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ที่สำเร็จรูป แต่ลักษณะบกพร่องของผลิตภัณฑ์ก็เกิดขึ้นด้วย ทั้งนี้จะเลือกพิจารณาลักษณะบกพร่องของผลิตภัณฑ์ แบ่งเป็นส่วนล่างของผลิตภัณฑ์และส่วนบนของผลิตภัณฑ์ และแบ่งเป็นสัดส่วนโซนในการตรวจสอบ โดยลักษณะการแบ่งพื้นที่สัดส่วนโซนในการตรวจสอบจะแบ่งโดยพยายามไม่ให้มีตัวอุปกรณ์คั่นอยู่ระหว่างโซน เพื่อให้ง่ายต่อการตรวจสอบและบันทึกผล หรือถ้ามีตัวอุปกรณ์ตัวใดคั่นอยู่ระหว่างโซน จะให้อ้างอิงจากตำแหน่งของตัวอุปกรณ์นั้น ๆ คือ ถ้าตัวอุปกรณ์ตัวใดกินตำแหน่งอยู่ในโซนใดมากกว่า ให้ถือว่าตัวอุปกรณ์นั้นอยู่ในโซน ๆ นั้น ดังแสดงในภาพที่ 3.11 และ 3.12 ตามลำดับ



ภาพที่ 3.11 สัดส่วนพื้นที่ลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX (ส่วนล่างของผลิตภัณฑ์)



ภาพที่ 3.12 สัดส่วนพื้นที่ลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX (ส่วนบนของผลิตภัณฑ์)

โดยเมื่อทำการตรวจสอบลักษณะบกพร่องบนตัวอุปกรณ์ พบรายละเอียดเป็นดังตารางที่ 3.3 และเมื่อพิจารณาลักษณะบกพร่องดังกล่าวตามสัดส่วนของพื้นที่ผลิตภัณฑ์ จากตารางที่ 3.3 อีกครั้งจะเห็นได้ว่าสัดส่วนของพื้นที่โซน A, B, C, E, F ตรวจพบลักษณะบกพร่องบนตัวอุปกรณ์เป็นเปอร์เซ็นต์จากสูงที่สุดมาต่ำที่สุดตามลำดับ ดังตาราง 3.4

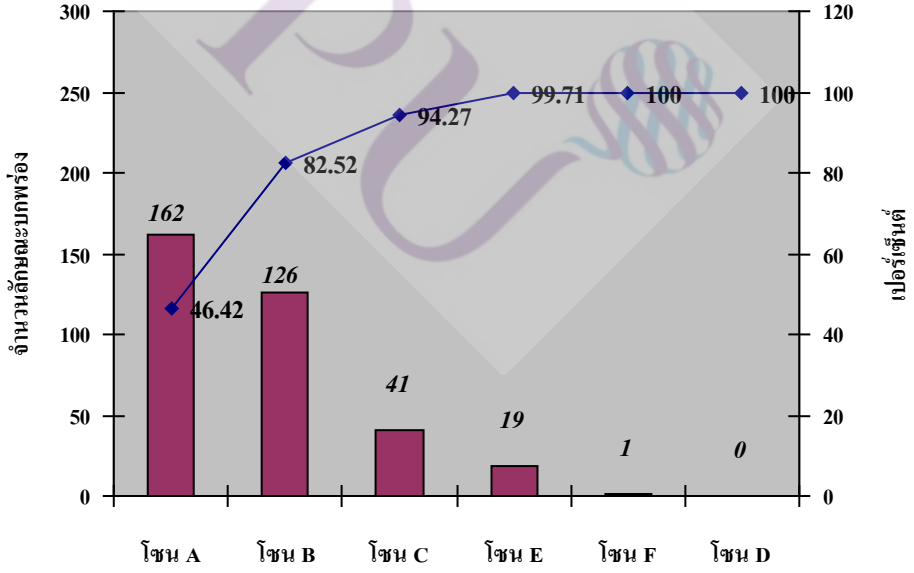
ตารางที่ 3.3 เปอร์เซ็นต์ของลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX

ส่วนของผลิตภัณฑ์	สัดส่วนพื้นที่ของผลิตภัณฑ์	ชิ้นส่วนประกอบ	จำนวน	เปอร์เซ็นต์
ส่วนล่าง	โซน A	U1	136	38.97
	โซน C	U5	41	11.75
	โซน B	C3	32	9.17
	โซน A	C5	24	6.88
	โซน B	FB11	17	4.87
	โซน B	C16	3	0.86
	โซน B	R73	60	17.19
	โซน B	J2	11	3.15
	โซน A	C67	1	0.29
	โซน A	R68	1	0.29
	โซน B	C2	1	0.29
	โซน B	C42	1	0.29
	โซน B	R16	1	0.29
ส่วนบน	โซน E	U3	1	0.29
	โซน E	J1	17	4.87
	โซน F	R46	1	0.29
	โซน E	C50	1	0.29
		รวม	349	100

ตารางที่ 3.4 การจัดลำดับสัดส่วนพื้นที่ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ที่พบลักษณะบกพร่องบนตัวอุปกรณ์

สัดส่วนพื้นที่ของผลิตภัณฑ์	เปอร์เซ็นต์รวม
โซน A	46.42
โซน B	36.10
โซน C	11.75
โซน E	5.44
โซน F	0.29

นอกจากนี้สามารถอธิบายด้วยกราฟ Pareto ดังภาพที่ 3.13 ซึ่งจากกราฟสามารถสรุปได้ว่าสัดส่วนพื้นที่โซน A เกิดลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX มากที่สุด คิดเป็น 162 ชิ้น จากทั้งหมด 349 ชิ้น ซึ่งคิดเป็นร้อยละ 46.42 ซึ่งเมื่อรวมกับโซน B, C และ E แล้ว จะอยู่ที่ร้อยละ 99.71 ซึ่งเป็นโซนที่ผู้วิจัยและทีมงานจะนำมาพิจารณา



ภาพที่ 3.13 แผนภาพ Pareto แสดงลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX

เพื่อสามารถวิเคราะห์หาแนวทางดำเนินการปรับปรุงแก้ไข ผู้วิจัยและทีมงานจึงทำการระดมสมองและลงความเห็นเลือกตาราง C&E Matrix มาประยุกต์ใช้กับกระบวนการผลิตในขั้นตอน

SMT และขั้นตอน BoxBuild (B/B) เพื่อแสดงให้เห็นว่า ณ แต่ละสถานีการผลิตนั้น ขั้นตอนใดเป็นสาเหตุทำให้ผลิตภัณฑ์เกิดลักษณะบกพร่องบนตัวอุปกรณ์มากน้อยเพียงใด ดังตารางที่ 3.5 – 3.7

โดยผู้วิจัยและทีมงานได้เลือกใช้ โซน A, B, C, E ที่เกิดลักษณะบกพร่องบนตัวอุปกรณ์มากที่สุด 4 อันดับแรก เป็น output ของตาราง และใช้เปอร์เซ็นต์ความเสียหายของแต่ละโซนเป็นการจัดลำดับ output ตามความสำคัญ คือ 46, 36, 12 และ 5 ตามลำดับ

หลังจากนั้นผู้วิจัยและทีมงาน จึงกำหนดรายละเอียดของแต่ละกระบวนการทำงานเป็น input ของตาราง และร่วมกันกำหนดคะแนนความสำคัญของแต่ละ input ดังนี้

คะแนน 10 : ความเสี่ยงสูงที่สุด โดยตัวอุปกรณ์อาจเสียหาย และส่งผลต่อตัวแผงวงจรทั้งหมด ไม่สามารถเปลี่ยนตัวอุปกรณ์ใหม่ได้ และต้องทิ้งทั้งแผงวงจร

คะแนน 9 : ความเสี่ยงสูงมาก โดยตัวอุปกรณ์อาจเสียหาย และส่งผลต่อตัวแผงวงจรทั้งหมด ไม่สามารถเปลี่ยนตัวอุปกรณ์ใหม่ได้ แผงจงวรไม่สามารถใช้งานได้อีก แต่สามารถนำมาเป็นแบบในการทำแท่นรอง (Fixture) ได้

คะแนน 8 : ความเสี่ยงสูง โดยตัวอุปกรณ์อาจเสียหายอย่างมาก และส่งผลต่อตัวอุปกรณ์ข้างเคียง ต้องทำการเปลี่ยนตัวใหม่ (ตัวอุปกรณ์ที่เสียหายมีราคารวมกันเกิน 1 ดอลลาร์สหรัฐฯ)

คะแนน 7 : ความเสี่ยงสูง โดยตัวอุปกรณ์อาจเสียหายอย่างมาก และส่งผลต่อตัวอุปกรณ์ข้างเคียง ต้องทำการเปลี่ยนตัวใหม่ (ตัวอุปกรณ์ที่เสียหายมีราคารวมกันไม่เกิน 1 ดอลลาร์สหรัฐฯ)

คะแนน 6 : ความเสี่ยงปานกลาง โดยตัวอุปกรณ์อาจเสียหาย ต้องทำการเปลี่ยนตัวใหม่ (ตัวอุปกรณ์ที่เสียหายมีราคาเกิน 1 ดอลลาร์สหรัฐฯ)

คะแนน 5 : ความเสี่ยงปานกลาง โดยตัวอุปกรณ์อาจเสียหาย ต้องทำการเปลี่ยนตัวใหม่ (ตัวอุปกรณ์ที่เสียหายมีราคาไม่เกิน 1 ดอลลาร์สหรัฐฯ)

คะแนน 4 : ความเสี่ยงต่ำ โดยตัวอุปกรณ์อาจเสียหาย สามารถซ่อมที่ตัวอุปกรณ์เดิมได้ (ตัวอุปกรณ์มีลักษณะพิเศษ ทำให้ซ่อมแซมยาก เช่น IC ที่ขาอุปกรณ์มีระยะห่างกันน้อยกว่ามาตรฐาน)

คะแนน 3 : ความเสี่ยงต่ำ โดยตัวอุปกรณ์อาจเสียหายสามารถซ่อมที่ตัวอุปกรณ์เดิมได้ (ตัวอุปกรณ์ซ่อมแซมได้ไม่ยาก)

คะแนน 2 : ความเสี่ยงเล็กน้อย โดยตัวอุปกรณ์อาจมีเพียงแค่ร่องรอยขีดข่วน ที่สามารถยอมรับได้ตามมาตรฐาน แต่ไม่ควรเกิดขึ้นอีก (Process indicator)

คะแนน 1 : ความเสี่ยงเล็กน้อย โดยตัวอุปกรณ์อาจมีเพียงแค่ร่องรอยขีดข่วน ที่สามารถยอมรับได้ตามมาตรฐาน

คะแนน 0 : ไม่มีความเสี่ยงต่อตัวอุปกรณ์

ตารางที่ 3.5 C&E Matrix สำหรับกระบวนการ SMT (ส่วนล่างของผลิตภัณฑ์)

กระบวนการ SMT (PCB ส่วนล่าง)	รายละเอียดของกระบวนการทำงาน	โซน A (46)	โซน B (36)	โซน C (12)	โซน E (5)	ผลรวมย่อย	ผลรวมทั้งหมด
สถานีการลำเลียงแผงวงจรเข้าสู่สายพาน (PCB Loader)	แยกหีบห่อ bare PCB จากบรรจุภัณฑ์หลัก	0	0	0	0	0	0
	ลำเลียง bare PCB สู่สายพานการผลิต	0	0	0	0	0	
สถานีการพิมพ์ตะกั่วบนพื้นผิวแผงวงจร (Screen Printing)	พิมพ์ลายฉลุลง bare PCB	0	0	0	0	0	0
	ทำสุญญากาศส่วนที่เหลือและแนบติดกับ PCB	0	0	0	0	0	
	นำกล้องส่องตรวจสอบจุดสัญลักษณ์บน PCB	0	0	0	0	0	
	ทำความสะอาดพื้นผิวให้ปราศจากน้ำ	0	0	0	0	0	
	แยก PCB ออกจากแม่พิมพ์	0	0	0	0	0	
	เคลื่อนย้าย PCB ไปยังเครื่องยิงชิพ	0	0	0	0	0	
สถานีเครื่องยิงชิพ (Chip Shooter)	วางแผ่นรองใต้ PCB	0	0	0	0	0	0
	หัวจ่ายจัดวางชิพบนตำแหน่ง PCB	0	0	0	0	0	
สถานีการกำหนดและเลือกวางตำแหน่ง (Pick&Place)	วางแผ่นรองใต้ PCB	0	0	0	0	0	**188**
	หัวจ่ายกำหนดเลือกชิพและจัดวางชิพบนตำแหน่ง PCB	0	0	0	0	0	
	ผู้ควบคุมวางตัวอุปกรณ์บน PCB โซน A, B, C	0	0	0	0	0	
	ผู้ควบคุมใช้คีมจัดวางตำแหน่งอุปกรณ์โซน A, B, C	**2**	**2**	**2**	**0**	**188**	
	เคลื่อนย้าย PCBA ไปยังเครื่องหลอมเหลวตะกั่ว	0	0	0	0	0	
สถานีเครื่องหลอมตะกั่ว (Reflow Oven)	ลำเลียงPCBA ไปยังแท่นวางผลิตภัณฑ์ผ่านสายพาน	0	0	0	0	0	0
	ลำเลียง PCBA เข้าเครื่องหลอมตะกั่ว	0	0	0	0	0	

ตารางที่ 3.5 (ต่อ)

กระบวนการ SMT (PCB ส่วนล่าง)	รายละเอียดของกระบวนการทำงาน	โซน A (46)	โซน B (36)	โซน C (12)	โซน E (5)	ผลรวมย่อย	ผลรวมทั้งหมด
สถานีการตรวจสอบหลังเข้าเครื่องหลอมเหลวตะกั่ว (Post-Oven Inspection)	เคลื่อนย้าย PCBA ด้วยสายพานแบบลาดไปยัง POI	0	0	0	0	0	**693**
	เป่าลมทำความเย็นให้ PCBA ก่อนทำการตรวจสอบ	0	0	0	0	0	
	ผู้ตรวจสอบตรวจสอบ PCBA ด้วยสายตา	0	0	0	0	0	
	สแกน SFDC	0	0	0	0	0	
	วาง PCBA บนถาดและลำเอียงไปยัง AOI ด้วยรถเข็น	7	**7**	**7**	**7**	**693**	
สถานีการตรวจสอบอัตโนมัติด้วยเครื่องจักร (AOI)	ลำเลียง PCBA เข้าเครื่องจักร AOI	0	0	0	0	0	**693**
	AOI ตรวจสอบ PCBA ทุกส่วน	0	0	0	0	0	
	นำ PCBA ออกจากสายพานการผลิตหลังเสร็จสิ้น	0	0	0	0	0	
	สแกน SFDC	0	0	0	0	0	
	วาง PCBA บนถาดและลำเอียงไปยังสถานีต่อไปด้วยรถเข็น	7	**7**	**7**	**7**	**693**	

ตารางที่ 3.6 C&E Matrix สำหรับกระบวนการ SMT (ส่วนบนของผลิตภัณฑ์)

กระบวนการ SMT (PCB ส่วนบน)	**รายละเอียดของกระบวนการทำงาน**	**โซน A (46)**	**โซน B (36)**	**โซน C (12)**	**โซน E (5)**	**ผลรวมย่อย**	**ผลรวมทั้งหมด**
สถานีการลำเลียงแผงวงจรเข้าสู่สายพาน (PCB Loader)	แยกหีบห่อ bare PCB จากบรรจุภัณฑ์หลัก	0	0	0	0	0	0
	ลำเลียง bare PCB สู่สายพานการผลิต	0	0	0	0	0	
สถานีการพิมพ์ตะกั่วบนพื้นผิวแผงวงจร (Screen Printing)	พิมพ์ลายฉลุลง bare PCB	0	0	0	0	0	0
	ทำสุญญากาศส่วนที่เหลือ และแนบติดกับ PCB	0	0	0	0	0	
	นำกล้องส่องตรวจสอบจุดสัญลักษณ์บน PCB	0	0	0	0	0	
	ทำความสะอาดพื้นผิวให้ปราศจากน้ำ	0	0	0	0	0	
	แยก PCB ออกจากแม่พิมพ์	0	0	0	0	0	
	เคลื่อนย้าย PCB ไปยังเครื่องยิงชิพ	0	0	0	0	0	
สถานีเครื่องยิงชิพ (Chip Shooter)	วางแผ่นรองใต้ PCB	0	0	0	0	0	0
	หัวจ่ายจัดวางชิพบนตำแหน่ง PCB	0	0	0	0	0	
สถานีการกำหนดและเลือกวางตำแหน่ง (Pick&Place)	วางแผ่นรองใต้ PCB	0	0	0	0	0	**10**
	หัวจ่ายกำหนดเลือกชิพและจัดวางชิพบนตำแหน่ง PCB	0	0	0	0	0	
	ผู้ควบคุมวางตัวอุปกรณ์บน PCB โซน E	0	0	0	0	0	
	ผู้ควบคุมใช้คีมจัดวางตำแหน่งอุปกรณ์ โซน E	**0**	**0**	**0**	**2**	**10**	
	เคลื่อนย้าย PCBA ไปยังเครื่องหลอมตะกั่ว	0	0	0	0	0	

ตารางที่ 3.6 (ต่อ)

กระบวนการ SMT (PCB ส่วนบน)	รายละเอียดของกระบวนการทำงาน	โซน A (46)	โซน B (36)	โซน C (12)	โซน E (5)	ผลรวมย่อย	ผลรวมทั้งหมด
สถานีเครื่องหลอมตะกั่ว (Reflow Oven)	**พนักงานลำเลียง PCBA ไปยังแท่นวางผลิตภัณฑ์**	**3**	**1**	**1**	**0**	**186**	**186**
	ลำเลียง PCBA เข้าเครื่องหลอมเหลว	0	0	0	0	0	
สถานีการตรวจสอบหลังเข้าเครื่องหลอมเหลวตะกั่ว (Post-Oven Inspection)	เคลื่อนย้าย PCBA ด้วยสายพานแบบลาดไปยัง POI	0	0	0	0	0	**693**
	เป่าลมทำความเย็นให้ PCBA ก่อนทำการตรวจสอบ	0	0	0	0	0	
	ผู้ตรวจสอบตรวจสอบ PCBA ด้วยสายตา	0	0	0	0	0	
	สแกน SFDC	0	0	0	0	0	
	วาง PCBA บนถาดและลำเลียงไปยัง AOI ด้วยรถเข็น	**7**	**7**	**7**	**7**	**693**	
สถานีการตรวจสอบอัตโนมัติด้วยเครื่องจักร (AOI)	ลำเลียง PCBA เข้าเครื่องจักร AOI	0	0	0	0	0	**693**
	AOI ตรวจสอบ PCBA ทุกส่วน	0	0	0	0	0	
	นำ PCBA ออกจากสายพานการผลิตหลังเสร็จสิ้น	0	0	0	0	0	
	สแกน SFDC	0	0	0	0	0	
	วาง PCBA บนถาดและลำเลียงไปยังสถานีต่อไปด้วยรถเข็น	**7**	**7**	**7**	**7**	**693**	

ตารางที่ 3.7 C&E Matrix สำหรับกระบวนการ BoxBuild

กระบวนการ BoxBuild	รายละเอียดของกระบวนการทำงาน	โซน A (46)	โซน B (36)	โซน C (12)	โซน E (5)	ผลรวมย่อย	ผลรวมทั้งหมด
สถานีสแกน SFDC (Scan SFDC)	นำ PCBA ออกจากกล่อง	0	0	0	0	0	**693**
	สแกน SFDC	0	0	0	0	0	
	วาง PCBA ใส่กล่อง	**7**	**7**	**7**	**7**	**693**	
สถานีเครื่องตัดฉลุ (De-Panel: Perforate)	นำ PCBA ออกจากกล่อง	0	0	0	0	0	**777**
	ใช้มือจับแผ่นบอร์ด	0	0	0	0	0	
	ใช้คีมตัดขอบแผ่นบอร์ด	**8**	**8**	**8**	**0**	**752**	
	จัดวางแผ่นบอร์ดเป็นชั้น	**0**	**0**	**0**	**5**	**25**	
สถานีติดป้ายฉลาก (Attach Label)	ลำเลียง PCBA มายังโต๊ะติดป้ายฉลาก	0	0	0	0	0	0
	ติดป้ายฉลาก	0	0	0	0	0	
	ลำเลียง PCBA ไปยังสถานี ICT	0	0	0	0	0	
สถานีเครื่องทดสอบการทำงานเบื้องต้น (ICT Tester)	**พนักงานลำเลียง PCBA สู่สายพานการผลิต**	**5**	**5**	**5**	**5**	**495**	**990**
	วาง PCBA บนแท่นวาง	0	0	0	0	0	
	กด S.W และเลื่อนฝาลง	0	0	0	0	0	
	ทดสอบแผ่นบอร์ดด้วยเครื่องทดสอบ ICT	0	0	0	0	0	
	เลื่อนฝาขึ้น เมื่อทำการทดสอบเสร็จ	0	0	0	0	0	
	พนักงานลำเลียง PCBA กลับสู่สายพานการผลิต	**5**	**5**	**5**	**5**	**495**	

ตารางที่ 3.7 (ต่อ)

กระบวนการ BoxBuild	รายละเอียดของกระบวนการทำงาน	โซน A (46)	โซน B (36)	โซน C (12)	โซน E (5)	ผลรวมย่อย	ผลรวมทั้งหมด
สถานีเครื่องทดสอบการทำงานจริง (FCT Tester)	**พนักงานลำเลียง PCBA สู่สายพานการผลิต**	**5**	**5**	**5**	**5**	**495**	**1212**
	วาง PCBA บนแท่นวาง	0	0	0	0	0	
	นำ PCBA พร้อมแท่นใส่ฮาร์ดดิสก์เพื่อทดสอบ	**3**	**2**	**1**	**0**	**222**	
	ทดสอบ PCBA ด้วยเครื่องทดสอบ FCT	0	0	0	0	0	
	นำ PCBA พร้อมแท่นออกจากฮาร์ดดิสก์	0	0	0	0	0	
	พนักงานลำเลียง PCBA กลับสู่สายพานการผลิต	**5**	**5**	**5**	**5**	**495**	

หมายเหตุ ลักษณะการลำเลียง PCBA ไปยังสถานีต่าง ๆ การให้คะแนนจะขึ้นอยู่กับปัจจัยต่าง ๆ ดังนี้

(1) ระยะทางระหว่างสถานี

(2) วิธีการลำเลียง PCBA ด้วยพนักงาน

(3) วิธีการลำเลียง PCBA ด้วยรถเข็น

(4) วิธีการลำเลียง PCBA ด้วยเครื่องผ่านทางสายพาน

ซึ่งจะขึ้นอยู่กับการปฏิบัติในแต่ละสถานี ในที่นี้จะไม่กล่าวรายละเอียดซึ่งไม่เกี่ยวข้องกับงานวิจัย การให้คะแนนจึงมีค่าไม่เท่ากันตามความเหมาะสมเทียบกับการทำงานจริง

ตัวอย่างการคำนวณค่าผลรวมย่อยและผลรวมทั้งหมด จะยกตัวอย่างของสถานีเครื่องทดสอบการทำงานจริง (FCT Tester)

สถานีเครื่องทดสอบการทำงานจริง (FCT Tester) สามารถแบ่งรายละเอียดการทำงานได้เป็น 6 ขั้นตอน ดังนี้

(1) ลำเลียง PCBA สู่สายพานการผลิต เมื่อร่วมกันพิจารณาผู้วิจัยและทีมงานได้ให้คะแนนความสำคัญในแต่ละโซนไว้เท่ากันหมด คือ 5 ความเสี่ยงปานกลาง โดยตัวอุปกรณ์อาจ

เสียหายต้องทำการเปลี่ยนตัวใหม่ เนื่องจากมีสัดส่วนความเสี่ยงที่จะเกิดขึ้นใกล้เคียงกัน และตัวอุปกรณ์มีราคาไม่เกิน 1 ดอลลาร์สหรัฐฯ

ผลรวมย่อยของการทำงานนี้ คือ (5 x 46) + (5 x 36) + (5 x 12) + (5 x 5) = 495

(2) วาง PCBA บนแท่นวาง เมื่อร่วมกันพิจารณาผู้วิจัยและทีมงานได้ให้คะแนนความสำคัญในแต่ละโซนไว้เท่ากันหมด คือ 0 ไม่มีความเสี่ยงต่อตัวอุปกรณ์

ผลรวมย่อยของการทำงานนี้ คือ (0 x 46) + (0 x 36) + (0 x 12) + (0 x 5) = 0

(3) นำ PCBA พร้อมแท่นใส่ฮาร์ดดิสก์เพื่อทดสอบ เมื่อร่วมกันพิจารณาผู้วิจัยและทีมงานได้ให้คะแนนความสำคัญแต่ละโซน ดังนี้

โซน A = 3 ความเสี่ยงต่ำ โดยตัวอุปกรณ์อาจเสียหาย สามารถซ่อมที่ตัวอุปกรณ์เดิมได้ไม่ยาก เพราะอุปกรณ์ในโซน A ใกล้กับจุดเสียบใส่ฮาร์ดดิสก์มากที่สุด

โซน B = 2 ความเสี่ยงเล็กน้อย โดยตัวอุปกรณ์อาจมีเพียงแค่ร่องรอยขีดข่วน ที่สามารถยอมรับได้ตามมาตรฐานแต่ไม่ควรเกิดขึ้นอีก เพราะอุปกรณ์โซน B ใกล้กับจุดเสียบใส่ฮาร์ดดิสก์รองลงมาจากอุปกรณ์ในโซน A

โซน C = 1 ความเสี่ยงเล็กน้อย โดยตัวอุปกรณ์อาจมีเพียงแค่ร่องรอยขีดข่วน ที่สามารถยอมรับได้ตามมาตรฐาน เพราะอุปกรณ์โซน C ใกล้กับจุดเสียบใส่ฮาร์ดดิสก์รองลงมาจากอุปกรณ์ในโซน B

โซน E = 0 ไม่มีความเสี่ยงต่อตัวอุปกรณ์

ผลรวมย่อยของการทำงานนี้ คือ (3 x 46) + (2 x 36) + (1 x 12) + (0 x 5) = 222

(4) ทดสอบ PCBA ด้วยเครื่องทดสอบ FCT เมื่อร่วมกันพิจารณาผู้วิจัยและทีมงานได้ให้คะแนนความสำคัญในแต่ละโซนไว้เท่ากันหมด คือ 0 ไม่มีความเสี่ยงต่อตัวอุปกรณ์

ผลรวมย่อยของการทำงานนี้ คือ (0 x 46) + (0 x 36) + (0 x 12) + (0 x 5) = 0

(5) นำ PCBA พร้อมแท่นออกจากฮาร์ดดิสก์ เมื่อร่วมกันพิจารณาผู้วิจัยและทีมงานได้ให้คะแนนความสำคัญในแต่ละโซนไว้เท่ากันหมด คือ 0 ไม่มีความเสี่ยงต่อตัวอุปกรณ์

ผลรวมย่อยของการทำงานนี้ คือ (0 x 46) + (0 x 36) + (0 x 12) + (0 x 5) = 0

(6) ลำเลียง PCBA กลับสู่สายพานการผลิต เมื่อร่วมกันพิจารณาผู้วิจัยและทีมงานได้ให้คะแนนความสำคัญในแต่ละโซนไว้เท่ากันหมด คือ 5 ความเสี่ยงปานกลาง โดยตัวอุปกรณ์อาจเสียหายต้องทำการเปลี่ยนตัวใหม่ เนื่องจากมีสัดส่วนความเสี่ยงที่จะเกิดขึ้นใกล้เคียงกัน

ผลรวมย่อยของการทำงานนี้ คือ (5 x 46) + (5 x 36) + (5 x 12) + (5 x 5) = 495

เพราะฉะนั้น ผลรวมของคะแนนทั้งหมด ณ สถานีเครื่องทดสอบการทำงานจริง (FCT Tester) คือ 495 + 0 + 222 + 0 + 0 + 495 = 1212

จากตาราง C&E Matrix ดังตารางที่ 3.5 ถึง 3.7 ทำให้ทราบถึงปัญหาว่า input ที่ “วิกฤต” จะเกิดมาจากสถานีใดบ้าง และอยู่ในขั้นตอนไหนของกระบวนการ ซึ่งสามารถเรียงความสำคัญของปัญหาจากคะแนนมากไปน้อย คือ

(1) สถานีเครื่องทดสอบการทำงานจริง (FCT)	1,212	คะแนน
(2) สถานีเครื่องทดสอบการทำงานเบื้องต้น (ICT)	990	คะแนน
(3) สถานีตัดฉลุ (De-Panel)	777	คะแนน
(4) สถานีการสแกน SFDC	693	คะแนน
(5) สถานีการตรวจสอบอัตโนมัติด้วยเครื่องจักร (AOI)	693	คะแนน
(6) สถานีการตรวจสอบหลังเข้าเครื่องหลอมเหลวตะกั่ว (POI)	693	คะแนน
(7) สถานีเครื่องหลอมเหลวตะกั่ว (Reflow Oven)	372	คะแนน

โดยสถานีที่ 1-6 เป็นสถานีที่มีคะแนนสูงมากกว่าระดับ 500 คะแนน ซึ่งเป็นคะแนนที่ผู้วิจัยและทีมงานได้ลงความเห็นว่าควรนำมาพิจารณาแก้ไข เพราะอาจเป็นสาเหตุที่ทำให้ผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX เกิดลักษณะบกพร่องบนตัวอุปกรณ์ขึ้น

ดังนั้น จึงเลือกศึกษาต่อเพื่อให้ทราบถึงสาเหตุหลักที่แท้จริงด้วยการประเมินผลกระบวนการผลิตด้วยเทคนิค FMEA ดังแสดงในตารางที่ 3.8 – 3.11 โดยจะพิจารณาเรียงตามขั้นตอนที่มีความสำคัญของปัญหาจากมากไปน้อย ตามผลจากตาราง C&E Matrix

ตารางที่ 3.8 FMEA ณ สถานีเครื่องทดสอบการทำงานจริง

สถานี	รายละเอียดสถานี	แนวโน้มความเสียหายที่จะเกิด	แนวโน้มผลกระทบที่จะเกิดขึ้น	Severity	แนวโน้มสาเหตุ/ขั้นตอนที่ทำให้เกิดความเสียหาย	Occur	วิธีการควบคุมป้องกันในปัจจุบัน	วิธีการตรวจสอบในปัจจุบัน	Detec	RPN	ข้อเสนอแนะ
เครื่องทดสอบการทำงานจริง (FCT)	ลำเลียง PCBA จากสายพานการผลิตสู่ FCT	เกิดลักษณะบกพร่องบนตัวอุปกรณ์ที่โซน A, B, C, D, E, F	- PFQA จะปฏิเสธ - สูญเสียเวลาในการผลิตอีกครั้ง - ล้มเหลวที่สถานี ICT และ FCT - ได้ผลิตภัณฑ์จำนวนน้อย - ลูกค้าไม่พอใจ	9	- ใช้มือเคลื่อนย้าย PCBA หลายชิ้นต่อครั้ง - ขณะลำเลียง PCBA จากสายพานการผลิตสู่ FCT อาจกระแทกกับแผ่นรองสายพานหรืออุปกรณ์อย่างอื่น	9	ควบคุมโดยคู่มือการผลิต	การตรวจสอบ PFQA	5	360	- ใช้มือเคลื่อนย้าย PCBA 1 ชิ้นต่อครั้ง - ใช้ถาดหรือกล่องรอง PCBA ขณะเคลื่อนย้าย

ตารางที่ 3.8 (ต่อ)

สถานี	รายละเอียดสถานี	แนวโน้มความเสียหายที่จะเกิด	แนวโน้มผลกระทบที่จะเกิดขึ้น	Severity	แนวโน้มสาเหตุ/ขั้นตอนที่ทำให้เกิดความเสียหาย	Occur	วิธีการควบคุมป้องกันในปัจจุบัน	วิธีการตรวจสอบในปัจจุบัน	Detec	RPN	ข้อเสนอแนะ
เครื่องทดสอบการทำงานจริง (FCT)	นำ PCBA พร้อมแท่นใส่ฮาร์ดดิสก์	เกิดลักษณะบกพร่องบนตัวอุปกรณ์ที่โซน A, B, C	- PFQA จะปฏิเสธ - สูญเสียเวลาในการผลิตอีกครั้ง - ล้มเหลวที่สถานี ICT และ FCT - ได้ผลิตภัณฑ์จำนวนน้อย - ลูกค้าไม่พอใจ	9	PCBA โซน A, B, C กาจกระแทกกับฮาร์ดดิสก์ ระหว่างการเชื่อมต่อ	5	ควบคุมโดยคู่มือการผลิต	การตรวจสอบ PFQA	5	225	- ใช้ที่กันกระแทกเพื่อป้องกัน PCBA กระแทก ระหว่างเชื่อมต่อกับฮาร์ดดิสก์
	ลำเลียง PCBA จาก FCT สู่สายพานการผลิต	เกิดลักษณะบกพร่องบนตัวอุปกรณ์ที่โซน A, B, C, D, E, F		9	- ใช้มือเคลื่อนย้าย PCBA หลายชิ้นต่อครั้ง - ขณะลำเลียง PCBA จากสายพานการผลิตสู่ FCT อาจกระแทกกับแผ่นรองสายพานหรืออุปกรณ์อย่างอื่น	8			5	360	- ใช้มือเคลื่อนย้าย PCBA 1 ชิ้นต่อครั้ง - ใช้ถาดหรือกล่องรอง PCBA ขณะเคลื่อนย้าย

ตารางที่ 3.9 FMEA ณ สถานีเครื่องทดสอบการทำงานเบื้องต้น

สถานี	รายละเอียดสถานี	แนวโน้มความเสียหายที่จะเกิด	แนวโน้มผลกระทบที่จะเกิดขึ้น	Severity	แนวโน้มสาเหตุ/ขั้นตอนที่ทำให้เกิดความเสียหาย	Occur	วิธีการควบคุมป้องกันในปัจจุบัน	วิธีการตรวจสอบในปัจจุบัน	Detec	RPN	ข้อเสนอแนะ
เครื่องทดสอบการทำงานเบื้องต้น (ICT)	ลำเลียง PCBA จากสายพานการผลิตสู่ ICT	เกิดลักษณะบกพร่องบนตัวอุปกรณ์ที่โซน A, B, C, D, E, F	- PFQA จะปฏิเสธ - สูญเสียเวลาในการผลิตอีกครั้ง - ล้มเหลวที่สถานี ICT และ FCT - ได้ผลิตภัณฑ์จำนวนน้อย - ลูกค้าไม่พอใจ	9	- ใช้มือเคลื่อนย้าย PCBA หลายชิ้นต่อครั้ง - ขณะลำเลียง PCBA จากสายพานการผลิตสู่ ICT อาจกระแทกกับแผ่นรองสายพานหรืออุปกรณ์อย่างอื่น	8	ควบคุมโดยคู่มือการผลิต	การตรวจสอบ PFQA	5	360	- ใช้มือเคลื่อนย้าย PCBA 1 ชิ้นต่อครั้ง - ใช้ถาดหรือกล่องรอง PCBA ขณะเคลื่อนย้าย
	ลำเลียง PCBA จาก ICT สู่สายพานการผลิต			9		8			5	360	

ตารางที่ 3.10 FMEA ณ สถานีตัดฉลุ

สถานี	รายละเอียดสถานี	แนวโน้มความเสียหายที่จะเกิด	แนวโน้มผลกระทบที่จะเกิดขึ้น	Severity	แนวโน้มสาเหตุ/ขั้นตอนที่ทำให้เกิดความเสียหาย	Occur	วิธีการควบคุมป้องกันในปัจจุบัน	วิธีการตรวจสอบในปัจจุบัน	Detec	RPN	ข้อเสนอแนะ
ตัดฉลุ (De-Panel)	ตัดขอบ PCBA ด้วยคีมปากนกแก้วแล้วลำเลียงไปยัง AOI	เกิดลักษณะบกพร่องบนตัวอุปกรณ์ที่โซน A, B, C	- PFQA จะปฏิเสธ - สูญเสียเวลาในการผลิตอีกครั้ง - ล้มเหลวที่สถานี ICT และ FCT - ได้ผลิตภัณฑ์จำนวนน้อย - ลูกค้าไม่พอใจ	9	คีมกระแทกชิ้นส่วนผลิตภัณฑ์บริเวณโซน A, B, C ขณะเตรียมฉลุระหว่าง PCBA และแถบ PCB	9	ควบคุมโดยคู่มือการผลิต	การตรวจสอบ PFQA	5	405	- ขยายแท่นรองสำหรับการตัดฉลุขอบ PCBA ในแนวตั้ง - ใช้ที่เจาะรูทดแทนคีมสำหรับการตัดฉลุขอบ PCBA ในแนวนอน
	ลำเลียง PCBA สู่สายพานการผลิต	เกิดลักษณะบกพร่องบนตัวอุปกรณ์ที่โซน D, E, F		7	ขณะลำเลียง PCBA ไปยังสายพานการผลิตอาจกระแทกกับแผ่นรองสายพานหรืออุปกรณ์อย่างอื่น	3			5	105	

ตารางที่ 3.11 FMEA ณ สถานี SFDC สถานี POI และสถานี AOI

สถานี	รายละเอียดสถานี	แนวโน้มความเสียหายที่จะเกิด	แนวโน้มผลกระทบที่จะเกิดขึ้น	Severity	แนวโน้มสาเหตุ/ขั้นตอนที่ทำให้เกิดความเสียหาย	Occur	วิธีการควบคุมป้องกันในปัจจุบัน	วิธีการตรวจสอบในปัจจุบัน	Detec	RPN	ข้อเสนอแนะ
สแกน SFDC ตรวจสอบอัตโนมัติ (AOI) ตรวจสอบหลังเข้าเครื่องหลอมเหลว (POI)	จัดวาง PCBA ในกล่อง จากนั้นนำกล่องใส่รถเข็นเพื่อส่งต่อไปยังสถานีต่อไป	เกิดลักษณะบกพร่องบนตัวอุปกรณ์ที่โซน A, B, C, E	- PFQA จะปฏิเสธ - สูญเสียเวลาในการผลิตอีกครั้ง - ล้มเหลวที่สถานี ICT และ FCT - ได้ผลิตภัณฑ์จำนวนน้อย - ลูกค้าไม่พอใจ	8	ช่องว่างระหว่างชั้นวาง PCBA ในกล่องแคบ	8	ไม่มี	การตรวจสอบทางสายตา ณ สถานี POI, PFQA, FQA	5	320	- ขยายขนาดช่องว่างในกล่องสำหรับแต่ละช่องวาง PCBA จาก 2 ช่อง เป็น 3 ช่องต่อ PCBA - เพิ่มแถบสีเพื่อระบุถึงช่องวางทำให้จัดวาง PCBA ง่ายขึ้น - ปรับข้อมูล PI เพื่อการจัดวาง PCBA

เมื่อประเมินผลกระบวนการผลิตด้วยเทคนิค FMEA ในการหาสาเหตุหลักที่แท้จริงจากทุกขั้นตอนในกระบวนการผลิตจริง ดังแสดงในตารางที่ 3.8 – 3.11 แล้ว ทำให้ทราบว่ารายละเอียดขั้นตอนการผลิตที่มีโอกาสเสี่ยงทำให้เกิดลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX คือ

(1) ขั้นตอนการลำเลียงชิ้นส่วนเข้าเครื่องทดสอบ FCT ณ สถานีเครื่องทดสอบการทำงานจริง

(2) ขั้นตอนการลำเลียง PCBA ณ สถานีเครื่องทดสอบการทำงานเบื้องต้น

(3) ขั้นตอนการใช้คีมสัมผัสกับชิ้นส่วนอุปกรณ์ ณ สถานีตัดฉลุ

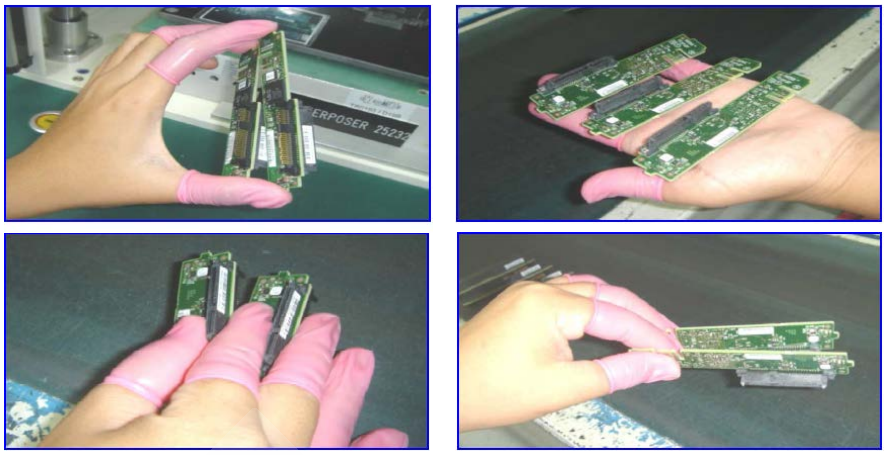
(4) ขั้นตอนการลำเลียง PCBA เข้าสู่กล่องและลำเลียงออกจากกล่อง ณ สถานีการสแกน SFDC สถานีการตรวจสอบหลังเข้าเครื่องหลอมเหลวตะกั่ว (POI) และสถานีการตรวจสอบอัตโนมัติด้วยเครื่องจักร (AOI)

โดยผู้วิจัยและทีมงานได้ทำการแยกรายละเอียดในแต่ละขั้นตอน ดังนี้

สำหรับสถานีเครื่องทดสอบการทำงานจริง ตรวจพบว่ามีโอกาสเสี่ยงที่ทำให้เกิดลักษณะบกพร่องบนตัวอุปกรณ์ คือ PCBA อาจเกิดการกระแทกก่อนและหลังการทดสอบเนื่องจากการจัดเรียงบอร์ดที่ไม่ได้มาตรฐาน และขณะลำเลียง PCBA จากสายพานการผลิตอาจกระแทกกับแผ่นรองสายพานหรืออุปกรณ์อย่างอื่น ตามภาพที่ 3.14

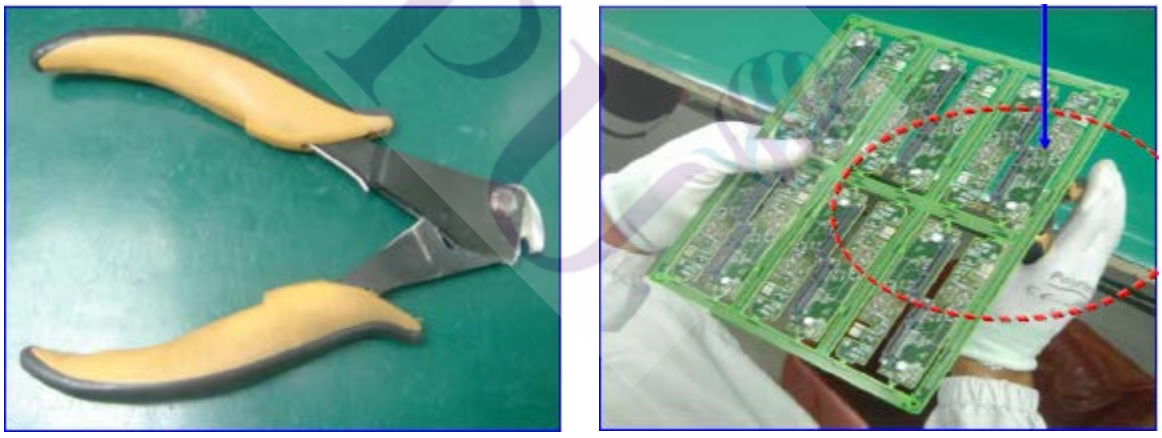
ภาพที่ 3.14 ลักษณะการจัดเรียงบอร์ด ณ สถานีเครื่องทดสอบการทำงานจริง

ต่อมา ณ สถานีเครื่องทดสอบการทำงานเบื้องต้น พบว่า ผู้ควบคุมใช้มือหยิบจับบอร์ดหลายชิ้นเพื่อนำไปทดสอบยังเครื่องจักร ICT ฉะนั้นมีโอกาสเสี่ยงที่ทำให้เกิดลักษณะบกพร่องบนตัวอุปกรณ์ได้ ตามภาพที่ 3.15



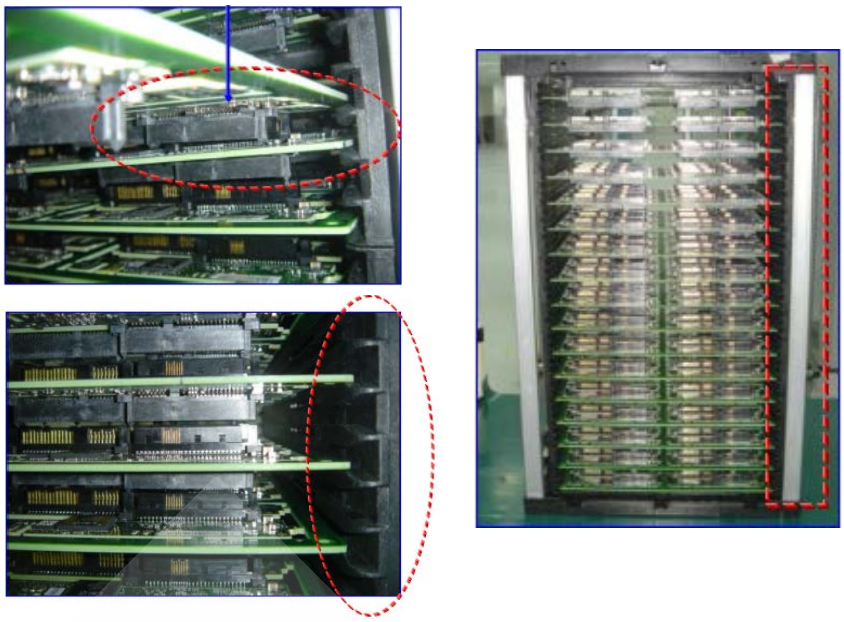
ภาพที่ 3.15 ลักษณะการทำงานของผู้ควบคุม ณ สถานีเครื่องทดสอบการทำงานเบื้องต้น

สถานีต่อมา คือ สถานีตัดฉลุ ที่แบ่งผลิตภัณฑ์ออกเป็นส่วน ๆ นั้น เมื่อใช้ FMEA ตรวจสอบแล้วพบว่า เมื่อผู้ควบคุมงานใช้คีมปากนกแก้วเจาะฉลุ อุปกรณ์คีมอาจกระแทกกับชิ้นส่วนของผลิตภัณฑ์ทำให้เกิดลักษณะบกพร่องบนตัวอุปกรณ์ได้ ตามภาพที่ 3.16



ภาพที่ 3.16 อุปกรณ์คีมปากนกแก้วและตำแหน่ง PCBA กับ PCB ณ สถานีตัดฉลุ

สุดท้าย ณ สถานีการสแกน SFDC สถานีการตรวจสอบหลังเข้าเครื่องหลอมเหลวตะกั่ว (POI) และสถานีการตรวจสอบอัตโนมัติด้วยเครื่องจักร (AOI) ตรวจพบว่ากล่องใส่ PCBA ไม่มีการกำหนดการจัดวาง PCBA ในแต่ละช่องว่างว่าควรจะห่างกันเท่าไร ฉะนั้นอาจเป็นสาเหตุให้ผู้ควบคุมงานมีโอกาสจัดวาง PCBA จัดวางได้ไม่ถูกต้อง และช่องว่างในการจัดวาง PCBA ที่แคบทำให้ตัวอุปกรณ์มีโอกาสกระแทก จนเกิดเป็นลักษณะบกพร่องบนตัวอุปกรณ์ได้ ดังภาพที่ 3.17



ภาพที่ 3.17 ลักษณะกล่องใส่ PCBA ณ สถานีการสแกน SFDC สถานีการตรวจสอบ POI และสถานีการตรวจสอบ AOI

จากการประเมินผลและวิเคราะห์สาเหตุของลักษณะบกพร่องดังกล่าว จะนำไปสู่ขั้นตอนการดำเนินการปรับปรุงและเปรียบเทียบผลการดำเนินการของการวิจัยครั้งนี้ ซึ่งจะกล่าวโดยละเอียดในเนื้อหาบทต่อไป

3.5 การดำเนินการปรับปรุงและเปรียบเทียบผลการดำเนินการ

เมื่อได้ข้อมูลสาเหตุที่เป็นไปได้ของการเกิดลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX จากขั้นตอนการวิจัยในหัวข้อที่ 3.4 ทำให้เลือกแนวทางการดำเนินการปรับปรุงแก้ไขด้วยวิธีการ Poka-Yoke, Visual Control และวิธีอื่น ๆ พร้อมเปรียบเทียบผลการดำเนินการ โดยแบ่งออกเป็นขั้นตอน คือ

3.5.1 การปรับปรุงกล่องใส่ PCBA ในลักษณะการควบคุมจากการมองเห็น

3.5.2 การปรับปรุงคู่มือการผลิตในขั้นตอนการลำเลียง PCBA

3.5.3 การปรับปรุงเครื่องมือที่ใช้ในการตัดฉลุ

จากนั้นทำการสรุปผลการดำเนินการตามแนวทางการปรับปรุงแก้ไข ซึ่งเลือกพิจารณาในประเด็นต่อไปนี้

3.5.4 การเกิดลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX หลังการดำเนินการตามแนวทางการปรับปรุงแก้ไข

3.6 การสรุปผลการศึกษาและข้อเสนอแนะ

จะกล่าวถึงในบทที่ 5

DPU

บทที่ 4
ผลการศึกษา

ผลการดำเนินการวิจัยเรื่อง การลดลักษณะบกพร่องในกระบวนการประกอบแผงวงจรไฟฟ้า โดยใช้เทคนิคการควบคุมกระบวนการด้วยหลักการทางสถิติ ได้ผลการดำเนินการวิเคราะห์หาสาเหตุและแนวทางการปรับปรุงแก้ไข พร้อมเปรียบเทียบการเปลี่ยนแปลงที่เกิดขึ้น เป็นรายละเอียดดังต่อไปนี้

4.1 แนวทางการปรับปรุงแก้ไขและการเปรียบเทียบผลการดำเนินการ

จากบทที่ 3 ในหัวข้อ 3.5 การประเมินและวิเคราะห์หาสาเหตุของลักษณะบกพร่อง ผู้วิจัยได้วิเคราะห์ถึงทุกขั้นตอนของกระบวนการผลิตผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX โดยประยุกต์ใช้วิธี C&E Matrix และ FMEA เพื่อหาสาเหตุให้เกิดลักษณะบกพร่องบนตัวอุปกรณ์และสาเหตุของปัญหาที่เกี่ยวข้องมีทั้งสิ้น 4 ขั้นตอน จาก 4 สถานีการผลิต

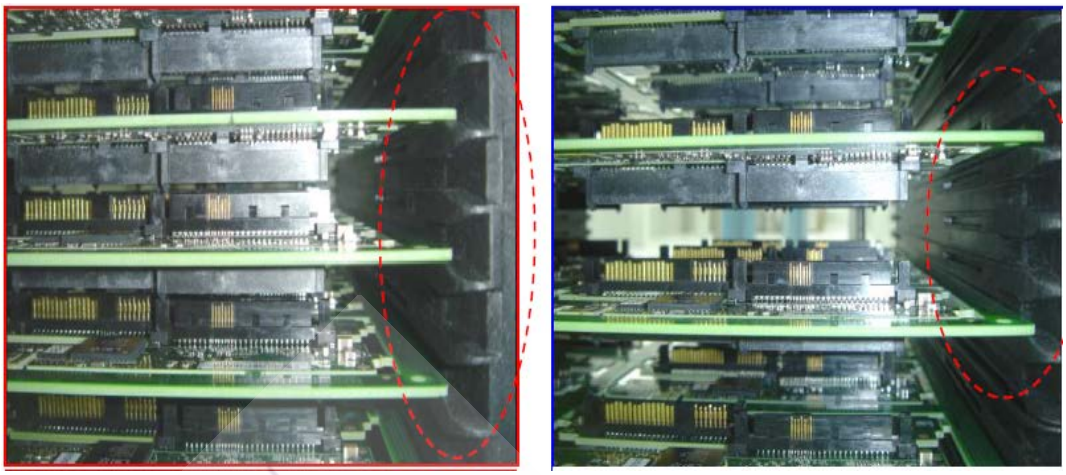
ทั้งนี้ด้วยเทคนิค FMEA ที่ผู้วิจัยและทีมงานเลือกมาวิเคราะห์นำมาซึ่งแนวทางการปรับปรุงแก้ไขปัญหาที่พบ โดยเลือกใช้แนวความคิด Poka-Yoke และ Visual Control เพื่อเตือนผู้ควบคุมการผลิตระหว่างขั้นตอนการผลิตที่เป็นปัญหา ถือเป็นการป้องกันมิให้ปัญหาเกิดขึ้นซึ่งนำมาซึ่งลักษณะบกพร่อง และช่วยทำให้กระบวนการผลิตมีประสิทธิภาพมากขึ้น

เป้าหมายของการดำเนินแนวทางการปรับปรุงแก้ไข คือ กำหนดจำนวนผลิตภัณฑ์ที่เกิดลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ให้ลดลงจากเดิมที่เฉลี่ย 4,048 DPPM เป็น 2,024 DPPM หรือลดลงจากเดิม 50% ภายในระยะเวลา 5 เดือน

4.1.1 ปัญหาการลำเลียง PCBA เข้าสู่กล่องและลำเลียงออกจากกล่อง ณ สถานีการสแกน SFDC สถานีการตรวจสอบหลังเข้าเครื่องหลอมเหลวตะกั่ว (POI) และสถานีการตรวจสอบอัตโนมัติด้วยเครื่องจักร (AOI)

แนวทางปรับปรุงแก้ไขสำหรับขั้นตอนนี้แยกเป็น 2 แนวทาง คือ หนึ่ง การแก้ไขคู่มือการผลิตในขั้นตอนนี้ ซึ่งมีการปรับเปลี่ยนวิธีการลำเลียง PCBA เข้าและออกจากกล่อง จากเดิมที่ใช้ช่องว่างในการจัดวาง PCBA เพียง 2 ช่องว่างต่อ PCBA 1 ชิ้น เปลี่ยนเป็นเว้นช่องว่างให้มากขึ้นเป็น

3 ช่องว่างต่อ PCBA 1 ชิ้น เพื่อป้องกันความเสี่ยงในการเกิดลักษณะบกพร่องบนตัวอุปกรณ์ ดังภาพที่ 4.1



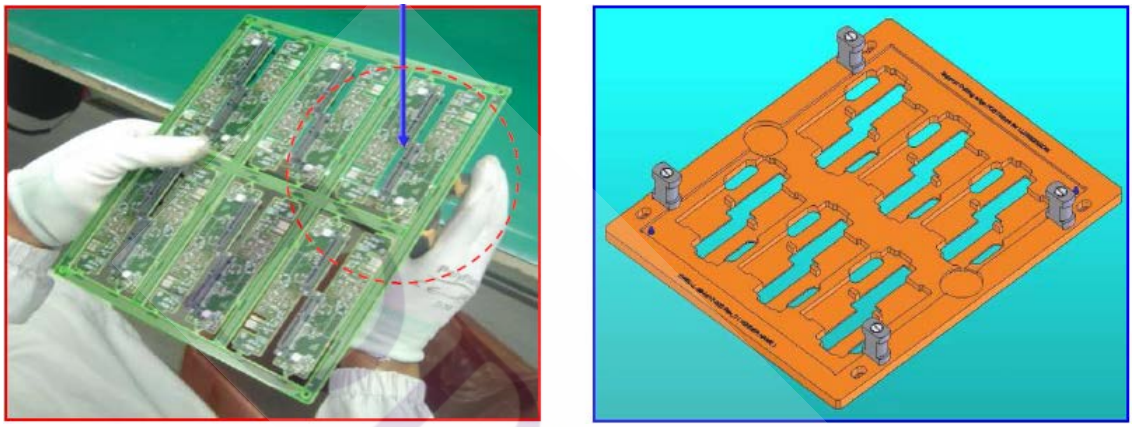
ภาพที่ 4.1 แนวทางการปรับปรุงแก้ไขการจัดวาง PCBA ณ สถานีสแกน SFDC สถานีตรวจสอบ POI และสถานีตรวจสอบ AOI (ซ้าย: ก่อน, ขวา: หลัง)

สอง คือ การปรับปรุงกล่องใส่ PCBA โดยระบุแถบสีเพื่อควบคุมการสังเกตในขั้นตอนที่ลำเลียง PCBA เข้าออกจากกล่อง ทั้งนี้เพื่อให้ผู้ควบคุมงานสามารถสังเกตช่องว่างในการจัดวางได้ง่ายขึ้น และป้องกันไม่ให้ PCBA กระแทกกับกล่องจนเกิดลักษณะบกพร่องบนตัวอุปกรณ์ขึ้น

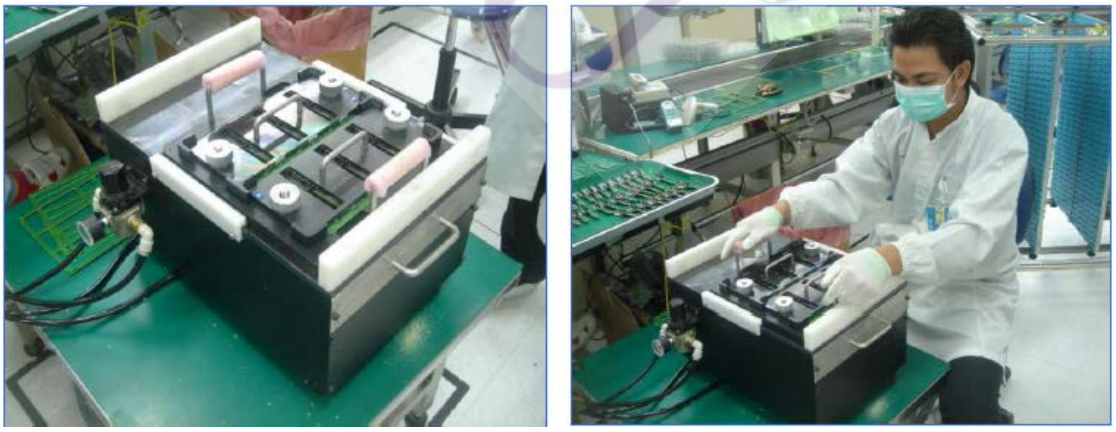
ภาพที่ 4.2 แนวทางการปรับปรุงแก้ไขกล่องใส่ PCBA ณ สถานีสแกน SFDC สถานีตรวจสอบ POI และสถานีตรวจสอบ AOI (ซ้าย: ก่อน, ขวา: หลัง)

4.1.2 ปัญหาการใช้คีมสัมผัสกับชิ้นส่วนอุปกรณ์ ณ สถานีตัดฉลุ

แนวทางปรับปรุงแก้ไขสำหรับขั้นตอนนี้ สามารถเลือกปฏิบัติเป็น 2 แนวทาง คือ ใช้แท่นรอง ซึ่งเป็นเหมือนแผ่นบอร์ดต้นแบบที่มีช่องว่างกำหนดระยะขอบสำหรับรองตัดฉลุ แทนการที่ผู้ควบคุมงานใช้อุปกรณ์คีมตัดชิ้นส่วนโดยตรง ปราศจากตัวกำหนดและนำมาซึ่งโอกาสเสี่ยงในการเกิดลักษณะบกพร่องบนตัวอุปกรณ์ ดังภาพที่ 4.3 หรืออีกแนวทางแก้ไข คือ การใช้อุปกรณ์เครื่องตัดฉลุมาตัดฉลุทดแทนการใช้แรงงาน ซึ่งแนวทางในกรณีนี้เป็นแผนงานของวิศวกรที่ได้รับความร่วมมือจากลูกค้าในการร่วมวิจัย ดังภาพที่ 4.4



ภาพที่ 4.3 แนวทางการปรับปรุงแก้ไขปรับปรุงอุปกรณ์ที่ใช้ในการตัดฉลุ ณ สถานีตัดฉลุ

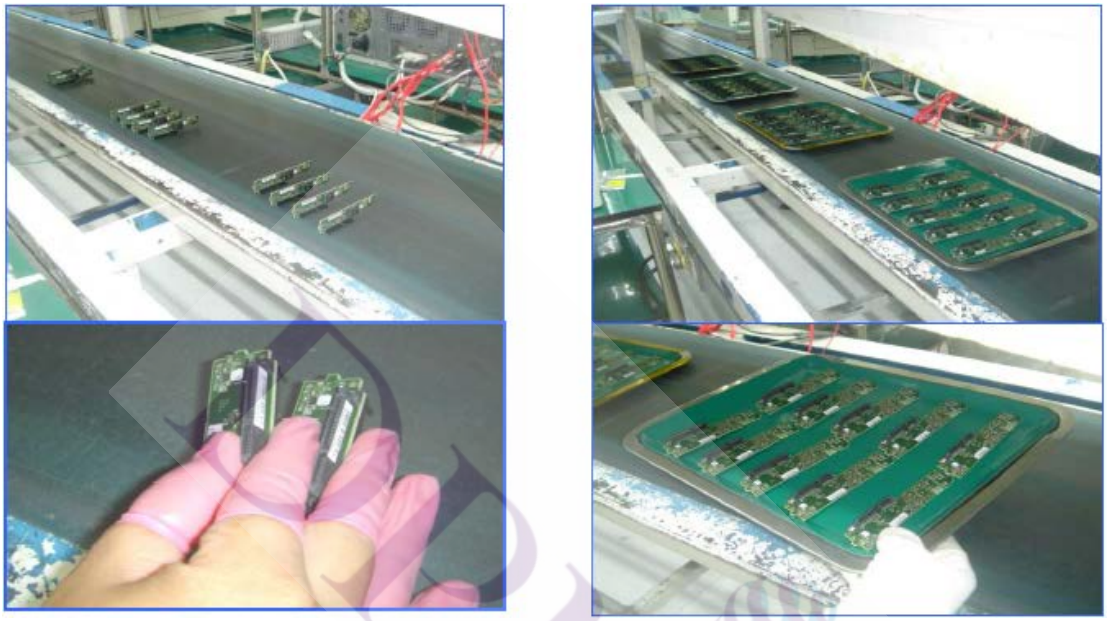


ภาพที่ 4.4 แนวทางการปรับปรุงแก้ไขปรับปรุงเครื่องจักรที่ใช้ในการตัดฉลุ ณ สถานีตัดฉลุ

หมายเหตุ ในเดือนกันยายน การนำเครื่องตัดฉลุข้างต้นมาใช้ ส่งผลดีขึ้นต่อการลดลักษณะบกพร่อง ซึ่งสามารถดูผลการเปลี่ยนแปลงได้ในภาพที่ 4.7

4.1.3 ปัญหาการลำเลียง PCBA ณ สถานีเครื่องทดสอบการทำงานเบื้องต้น

แนวทางปรับปรุงแก้ไขสำหรับขั้นตอนนี้ คือ การปรับปรุงวิธีการดำเนินงานในคู่มือการผลิตขั้นตอนการลำเลียง PCBA ณ สายพานการผลิต โดยใช้ถาดในการลำเลียงเคลื่อนย้ายแผ่นบอร์ดทดแทนการใช้มือเคลื่อนย้ายแผ่นบอร์ด ทั้งนี้จะเห็นว่าแนวทางการแก้ไขนี้ช่วยให้แผ่นบอร์ดสามารถลำเลียงได้อย่างปลอดภัยมากยิ่งขึ้น เนื่องจากถาดรองเป็นอุปกรณ์ที่ช่วยกันกระแทกได้



ภาพที่ 4.5 แนวทางการปรับปรุงแก้ไขปรับปรุงขั้นตอนการลำเลียง PCBA ณ สถานีเครื่องทดสอบการทำงานเบื้องต้น (ซ้าย: ก่อน, ขวา: หลัง)

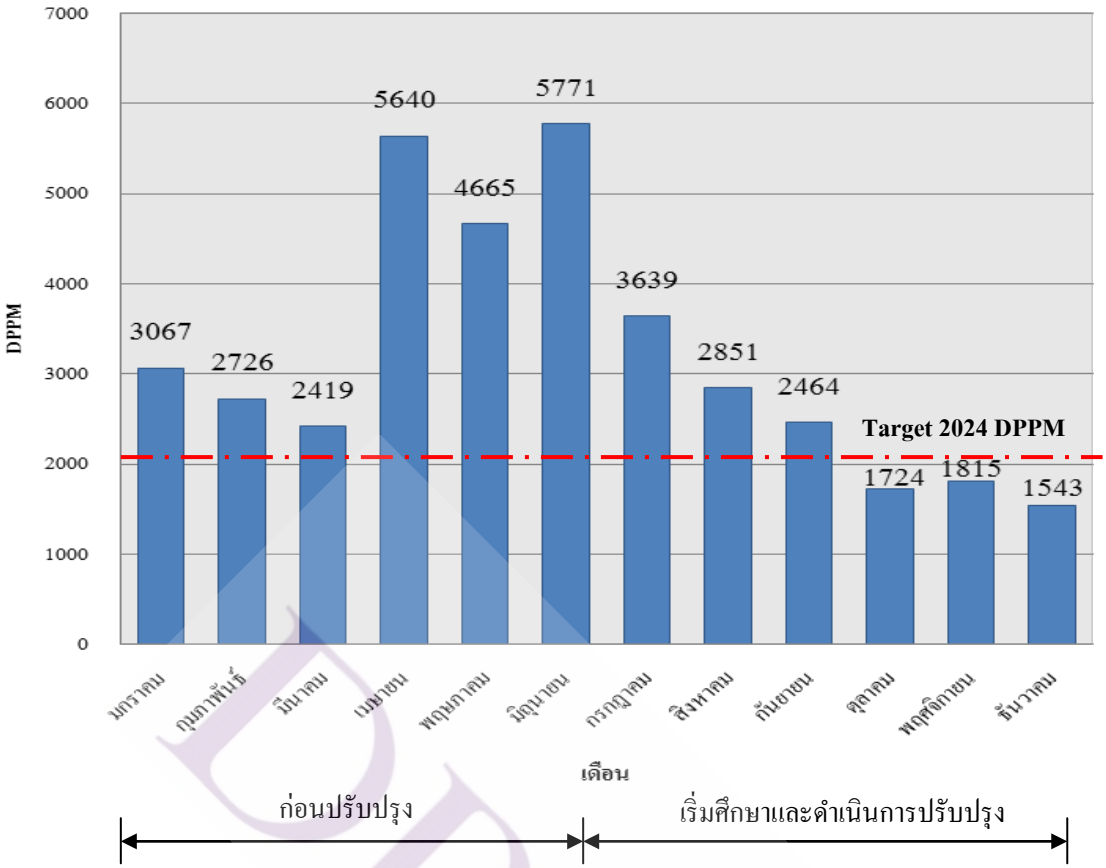
4.1.4 ปัญหาการลำเลียง PCBA ณ สถานีเครื่องทดสอบการทำงานจริง

แนวทางปรับปรุงแก้ไขสำหรับขั้นตอนนี้มีความคล้ายคลึงกับปัญหาที่ 4.1.3 คือ การปรับปรุงวิธีการดำเนินงานในคู่มือการผลิตขั้นตอนการลำเลียง PCBA ณ สายพานการผลิต โดยใช้ถาดในการลำเลียงเคลื่อนย้ายแผ่นบอร์ดทดแทนการใช้มือเคลื่อนย้ายแผ่นบอร์ด และทำมาตรฐานการวางและตั้งแผ่นบอร์ดก่อนทำการทดสอบและหลังการทดสอบขึ้นมา จะเห็นว่าแนวทางการแก้ไขนี้ช่วยให้แผ่นบอร์ดสามารถลำเลียงได้อย่างปลอดภัย และลดอัตราเสี่ยงในการล้มของแผ่นบอร์ดขณะรอการทดสอบหรือรอส่งไปยังสถานีถัดไป

ภาพที่ 4.6 แนวทางการปรับปรุงแก้ไขปรับปรุงขั้นตอนการลำเลียง PCBA ณ สถานีเครื่องทดสอบการทำงานจริง (ซ้าย: ก่อน, ขวา: หลัง)

4.2 สรุปผลการดำเนินการตามแนวทางการปรับปรุงแก้ไข

จากการดำเนินการปรับปรุงแก้ไข สาเหตุที่ทำให้เกิดลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ตามแนวทางที่กล่าวไว้ข้างต้นระหว่างเดือน กรกฎาคม ถึง พฤศจิกายน 2555 และนำมาเปรียบเทียบกับข้อมูลที่ได้รวบรวมในช่วงเดือน มกราคม ถึง มิถุนายน 2555 จะพบว่ามีการเปลี่ยนแปลงเกิดขึ้น ทำให้เห็นว่าปริมาณการเกิดลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX นั้นลดลงตามลำดับ เมื่อเทียบกับก่อนการดำเนินการตามแนวทางการปรับปรุงแก้ไข ดังแสดงในภาพที่ 4.7 โดยข้อมูลปรากฏว่าสามารถลดลงตามเป้าหมายได้ในเดือนที่สี่ (เดือนตุลาคม 2555) ปริมาณผลิตภัณฑ์ที่มีลักษณะบกพร่องเกิดขึ้นนั้นเหลือเพียง 1,724 DPPM ซึ่งคิดเป็นร้อยละ 57.41 เมื่อเปรียบเทียบจากค่าเฉลี่ยก่อนมีการดำเนินการปรับปรุงในเดือนมกราคม ถึงมิถุนายน 2555 และเมื่อติดตามดูผลในเดือนพฤศจิกายนและธันวาคม จำนวนของลักษณะบกพร่องจะอยู่ที่ 1,815 DPPM และ 1,543 DPPM ซึ่งคิดเป็นร้อยละ 55.16 และร้อยละ 61.88 ตามลำดับ คิดเป็น 2,339.3 DPPM เฉลี่ยต่อเดือนในช่วงเดือน กรกฎาคม ถึง ธันวาคม 2555



ภาพที่ 4.7 จำนวนลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ก่อน (มกราคม ถึง มิถุนายน) และหลัง (กรกฎาคม ถึง ธันวาคม) ดำเนินการตามแนวทางการปรับปรุงแก้ไข

บทที่ 5
สรุปผลการศึกษาและข้อเสนอแนะ

5.1 สรุปผลการศึกษา

การวิจัยเรื่อง การลดลักษณะบกพร่องในกระบวนการประกอบแผงวงจรไฟฟ้า โดยใช้เทคนิคการควบคุมกระบวนการด้วยหลักการทางสถิติ มีวัตถุประสงค์เพื่อลดลักษณะบกพร่องของผลิตภัณฑ์ในกระบวนการประกอบแผงวงจรไฟฟ้า เนื่องจากอุตสาหกรรมแผงวงจรไฟฟ้าและผลิตภัณฑ์อิเล็กทรอนิกส์ในปัจจุบัน ส่วนใหญ่เป็นอุตสาหกรรมการผลิตเพื่อการส่งออก และมีแนวโน้มขยายตัวสูงขึ้นอย่างรวดเร็ว อย่างไรก็ดีลักษณะบกพร่องที่ไม่ได้คุณภาพตามมาตรฐานอาจส่งผลกระทบต่อบริษัทได้ในอนาคต ผู้วิจัยจึงเลือกศึกษาเพื่อหาแนวทางเพื่อลดปริมาณการเกิดลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ซึ่งเป็นผลิตภัณฑ์ที่เกิดลักษณะบกพร่องมากที่สุดของบริษัทฯ ตัวอย่างในกลุ่มลูกค้าระบบสื่อสารโทรคมนาคม ด้วยวิธีการ 7QC ในขั้นตอนการศึกษารวบรวมข้อมูล ต่อมา คือ วิธี C&E Matrix และ FMEA ในขั้นตอนการวิเคราะห์หาสาเหตุและดำเนินการปรับปรุงแก้ไขด้วยวิธีการ Poka-Yoke และ Visual Control จากนั้นเปรียบเทียบผลการดำเนินการ พร้อมสรุปผลการศึกษาวิจัยและข้อเสนอแนะ

ภายหลังที่ได้ทำการปรับปรุงแก้ไขกระบวนการผลิตของบริษัทตัวอย่างแล้ว พบว่า จากข้อมูลที่ได้บันทึกไว้สำหรับชิ้นงานที่เกิดข้อบกพร่องในกระบวนการประกอบแผงวงจรไฟฟ้าระหว่างการผลิตในช่วงระหว่างเดือน กรกฎาคม ถึง ธันวาคม 2555 เมื่อนำข้อมูลมาเปรียบเทียบกับข้อมูลการเกิดข้อบกพร่องของชิ้นงานในระหว่างการผลิตในช่วงเดือน มกราคม ถึง มิถุนายน 2555 จะพบว่ามีการเปลี่ยนแปลงเกิดขึ้น นั่นคือ การเกิดลักษณะบกพร่องบนตัวอุปกรณ์ของผลิตภัณฑ์แผงวงจรไฟฟ้ารหัส LL0325232XXX ลดลง โดยเหลือเพียง 1,724 DPPM ในเดือนตุลาคม 2555 หรือผลิตภัณฑ์ที่มีลักษณะบกพร่องสามารถลดลงได้ตามเป้าหมายที่กำหนดภายในเดือนที่สี่ ซึ่งคิดเป็นร้อยละ 57.41 เมื่อเปรียบเทียบจากค่าเฉลี่ยก่อนมีการดำเนินการปรับปรุงในเดือนมกราคม ถึง มิถุนายน 2555 สำหรับค่าเฉลี่ยของปริมาณผลิตภัณฑ์ที่มีลักษณะบกพร่องเกิดขึ้นนั้นลดลงเหลือเพียง 2339.3 DPPM ต่อเดือนเท่านั้น

การศึกษาวิจัยในครั้งนี้จะเป็นประโยชน์ต่อบริษัทฯ ตัวอย่างในสามด้านหลัก คือ หนึ่ง ด้านการดำเนินการผลิต จะทราบถึงขีดความสามารถของกระบวนการผลิตที่แท้จริงและสามารถปรับปรุงให้มีประสิทธิภาพมากขึ้น เท่ากับเป็นการช่วยลดการสูญเสียระยะเวลาในการดำเนินการผลิตอีกครั้งโดยไม่จำเป็น สามารถดำเนินการผลิตและจัดส่งสินค้าให้เป็นไปตามแผนงาน (Lead time) ที่วางไว้ สอง คือ ด้านต้นทุนการผลิต ซึ่งจะช่วยลดค่าจ้างแรงงานค่าวัตถุดิบเครื่องจักรอุปกรณ์ ค่าบำรุงรักษา และสุดท้าย คือ การสร้างความพึงพอใจและความเชื่อถือของลูกค้าในการทำงานของบริษัทและผลิตภัณฑ์ที่มากขึ้น เนื่องจากการพัฒนาคุณภาพผลิตภัณฑ์ให้มีประสิทธิภาพสูงขึ้นอย่างต่อเนื่อง

5.2 ข้อเสนอแนะ

5.2.1 จากการศึกษาถึงลักษณะบกพร่องในกระบวนการประกอบแผงวงจรไฟฟ้า พบว่าสาเหตุหนึ่งที่มีความสำคัญเกิดจากคน ซึ่งเป็นทรัพยากรที่สำคัญที่สุดขององค์กร ดังนั้น การจัดกิจกรรมอบรม หรือกิจกรรมที่อาศัยความร่วมมือของผู้ปฏิบัติงาน จึงเป็นส่วนจำเป็นอย่างยิ่งในการบรรลุความสำเร็จในการบริหารงาน ฉะนั้นควรศึกษาถึงทัศนคติและความรู้ความเข้าใจเกี่ยวกับการปฏิบัติงาน เพื่อวางแผนการเตรียมความพร้อมด้านบุคลากร อันจะส่งผลให้เกิดประสิทธิผลและมีประสิทธิภาพตามที่คาดหวังไว้

5.2.2 ใช้หลักการทางสถิติในการศึกษาวิเคราะห์กระบวนการผลิตนั้น สามารถนำไปประยุกต์ใช้กับการศึกษาหัวข้ออื่นได้ อาทิ การขยายไปสู่หน่วยงานอื่นของบริษัทฯ ตัวอย่าง และคู่ค้าผลิตภัณฑ์อื่น เพื่อเป็นการลดต้นทุนการผลิตเพิ่มประสิทธิภาพการผลิตให้สูงขึ้น แต่เพื่อให้การวิจัยมีน้ำหนักมากขึ้นอาจเชื่อมโยงการวิจัยกับดัชนีวัดประสิทธิภาพ (Key Performance Index: KPI) เพื่อวัดผลการดำเนินการด้วย

บรรณานุกรม

บรรณานุกรม

ภาษาไทย

หนังสือ

กิติศักดิ์ พลอยพานิชเจริญ. (2542). *สถิติสำหรับงานวิศวกรรม (เล่ม2).* กรุงเทพฯ: สมาคมส่งเสริมเทคโนโลยี (ไทย-ญี่ปุ่น).

จุฑามาศ รัตนกุล, และมานพ เรียวเดชะ. (2555). "นวัตกรรมเพื่ออุตสาหกรรม : การลดข้อบกพร่องของกระบวนการบรรจุกุ้งแปรรูปซูชิแช่แข็ง" *วารสารวิศวกรรมศาสตร์ เล่ม3 ฉบับที่ 4*. กรุงเทพฯ: จุฬาลงกรณ์มหาวิทยาลัย.

วิทยานิพนธ์

คมสัน ศรีประสิทธิ์. (2551). *การลดของเสียในกระบวนการขึ้นรูปเน็ทโดยหลักการควบคุมคุณภาพเชิงสถิติ.* (วิทยานิพนธ์ปริญญามหาบัณฑิต). กรุงเทพฯ: มหาวิทยาลัยธุรกิจบัณฑิตย์.

จิระเดช ดิสสัน. (2551). *การลดสัดส่วนของเสียในกระบวนการฉีดพลาสติกโดยใช้การควบคุมกระบวนการด้วยหลักการทางสถิติ.* (วิทยานิพนธ์ปริญญามหาบัณฑิต). กรุงเทพฯ: มหาวิทยาลัยธุรกิจบัณฑิตย์.

จุฑาทิพย์ ทะประสพ. (2551). *การลดของเสียในโรงงานผลิตบรรจุภัณฑ์พลาสติก.* (วิทยานิพนธ์ปริญญามหาบัณฑิต). กรุงเทพฯ: จุฬาลงกรณ์มหาวิทยาลัย.

ทิพากร วงษ์นาม. (2548). *การลดของเสียในอุตสาหกรรมผลิตชิ้นส่วนยางของรถจักรยานยนต์โดยเทคนิค FMEA.* (วิทยานิพนธ์ปริญญามหาบัณฑิต). กรุงเทพฯ: จุฬาลงกรณ์มหาวิทยาลัย.

เภสัช ชัยพงษ์. (2548). *การลดของเสียที่เกิดจากฝุ่นของชุดหัวอ่าน - เขียนสำหรับฮาร์ดดิสก์ไดร์ฟ : กรณีศึกษาโรงงานประกอบฮาร์ดดิสก์ไดร์ฟ.* (วิทยานิพนธ์ปริญญามหาบัณฑิต). กรุงเทพฯ: จุฬาลงกรณ์มหาวิทยาลัย.

ศิริรัตน์ เชียวประยูร. (2547). *การลดของเสียในกระบวนการหล่อฝาสูบอะลูมิเนียมโดยการเพิ่มการถ่ายเทความร้อนของแบบหล่อ.* (วิทยานิพนธ์ปริญญามหาบัณฑิต). กรุงเทพฯ: มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี.

สุวิมล จันทร์แก้ว. (2549). *การลดของเสียในอุตสาหกรรมผลิตล้ออลูมิเนียมอัลลอยด์.* (วิทยานิพนธ์ปริญญามหาบัณฑิต). กรุงเทพฯ: จุฬาลงกรณ์มหาวิทยาลัย.

อรวรรณ วาดเขียน. (2552). *การลดความสูญเสียในกระบวนการเชื่อมคอยล์และทดสอบรอยรั่ว : กรณีศึกษา บริษัท พี.เอส.เอ. อินเตอร์-คู.* (วิทยานิพนธ์ปริญญามหาบัณฑิต). กรุงเทพฯ: มหาวิทยาลัยศรีปทุม

อภิชิต ศรัณยนิตย์. (2548). *การลดของเสียในโรงงานอุตสาหกรรมฉีดพลาสติก.* (วิทยานิพนธ์ปริญญามหาบัณฑิต). กรุงเทพฯ: มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี.

สุพัฒตรา เกษราพงศ์. (2550). *การวิเคราะห์รูปแบบของเสียและผลกระทบที่เกิดขึ้นในกระบวนการผลิตถุงเท้า.* (วิทยานิพนธ์ปริญญามหาบัณฑิต). กรุงเทพฯ: มหาวิทยาลัยศรีปทุม

สารสนเทศอิเล็กทรอนิกส์

ณัฐวี อุตกฤษฎ์. (2555). *กระบวนการ PDCA ในการพัฒนาการทำงาน.* สืบค้นเมื่อ 20 กันยายน 2555. จาก http://202.44.34.144/kmit/knowledge_detail.php?IDKM=341.

ภาณุ บูรณจารุกร. (2550). *เครื่องมือคุณภาพ 7 ชนิด.* สืบค้นเมื่อ 15 สิงหาคม 2555. จาก http://www.nubi.nu.ac.th/webie/7qctool.html.

ภาณุ บูรณจารุกร. (2550). *POKA-YOKE.* สืบค้นเมื่อ 15 สิงหาคม 2555. จาก http://www.nubi.nu.ac.th/webie/POKayoke.html.

ภาษาต่างประเทศ

ARTICLE

Paliska G., Pavletic D., & Sokovic M. (2008). *Application of Quality Engineering Tools in Process Industry.* Hampshire, UK: Advanced Engineering.

DaimlerChrysler, General Motors, & Ford Motor Corporation. (2001). *Potential Failure Mode and Effects Analysis (FMEA)* (Third Edition). Automotive Industry Action Group (AIAG).

ภาคผนวก

ตัวอย่างใบบันทึกข้อมูลแผงวงจรไฟฟ้า

SMT INSPECTION DATA SHEET

"Defects of" ☐ Solder Reflow ☐ Epoxy Reflow

เช้า | บ่าย | ดึก

Name : ..... E/N .....

Kit Size : ..... SO# ..... Line ..... Shift .....

SCI Project : ..... TOP / BTM Date run : ..... Date Issued : ..... Station : ..... GSP# ..... IR# ..... Paste Expired .....

HRS. / NO#	GOOD BOARD	REJECT BOARD	P.C.BOARD DEFECTS										COMPONENT (PART) DEFECTS														GENERAL DEFECTS								SYSTEM INTEGRATION										SOLDER DEFECTS										LABEL/STAMPING DEFECTS/MARKING			AOI INSPECTION FALSE ALARM
			P01	P02	P03	P04	P05	P06	P07	P08	P09	P10	C01	C02	C03	C04	C05	C06	C07	C08	C09	C10	C11	C12	C13	C14	G01	G02	G03	G04	G05	G06	G07	G08	I01	I02	I03	I04	I05	I06	I07	I08	I09	I10	S01	S02	S03	S04	S05	S06	S07	S08	S09	S10	L01	L02	L03	
1																																																							
2																																																							
3																																																						
4																																																						
5																																																						
6																																																						
7																																																						
8																																																						
TTL																																																						

YIELD = OUTPUT / INPUT X 100

DPMO = Defect point / Defect opp/unit X input X 10^6

INPUT : ..... OUT PUT : ..... YIELD : .....

Defect point : ..... Defect opp/unit X input : ..... DPMO : .....

DEFECTIVE : CODE

P.C.BOARD DEFECTS

GP01 Scratched / Gouged / Out of spec.
GP02 Burnt PCB
GP03 Expose copper (Nick.ed)
GP04 Solder on gold finger
GP05 Pad (Open,Short,Lifted,Damaged,Nick)
GP06 Trace (Open,Short,Lifted,Damaged,Nick)
GP07 Warpage (bow / twist)
GP08 Delamination
GP09 Improper solder mask / Silk screen (Smearing,Double)
GP10 Contamination (Sticky,Ink,Glue,Dust,Oil, Grease,others)

COMPONENT (PART) DEFECTS

GC01 Missing component
GC02 Wrong component
GC03 Extra component
GC04 Loose component
GC05 Damaged component
GC06 Wrong revision
GC07 Off registration X or Y (Out of lay out line)
GC08 Tombstoning
GC09 Coplanarity
GC10 Wrong polarity (Wrong mounting / Upside down)
GC11 Improper lead length / Forming
GC12 Component (label) tilted (lifted)
GC13 Bent lead / Pins
GC14 Not on AVL

LABEL/STAMPING DEFECTS

GL01 Wrong / Extra label / Stamp / Marking (Mismatch)
GL02 Missing label / Stamp / Marking
GL03 Illegible label / Stamp / Marking

REMARK : B = BOARD
P = POINTS
F = FALSE ALARM

GENERAL DEFECTS

GI01 Improper Installation (cannotton / off,short,long, no lead / wire)
GI02 Wrong / Improper packaging
GI03 Installed wrong order (wrong Location)
GI04 Dimensional error (Height,Low,Width,Length)
GI05 Paint / Silk screen damaged
GI06 Dent / Bent / Burr
GI07 Cable missing / Damaged
GI08 Shifted / Defective cable
GI09 Insulation in fillet
GI10 Excessive strip gap (Unlock)

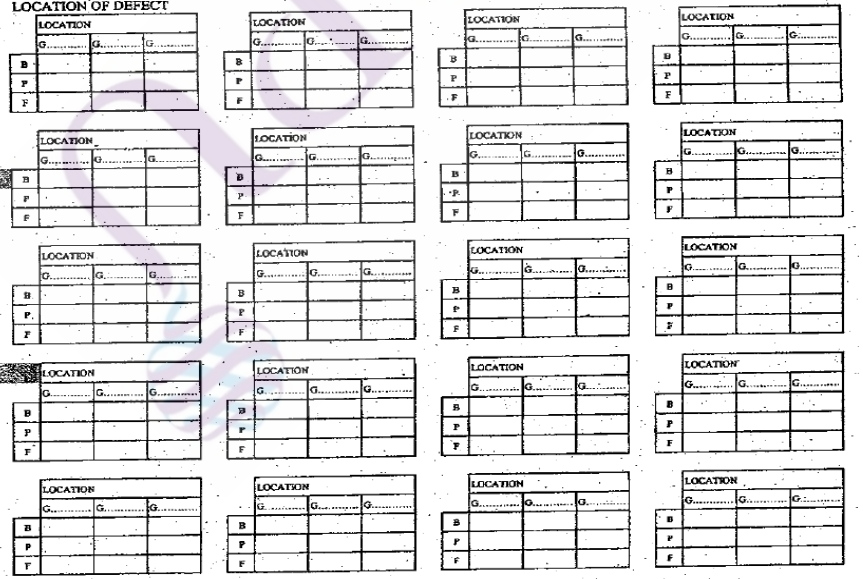
GENERAL DEFECTS

GG01 Damaged
GG02 Missing test data sheet
GG03 Datum Rev component / PCB
GG04 Misalignment
GG05 Document wrong / Missing
GG06 Incorrect rework
GG07 Data code issue (Old , Missing,Wrong,Illegible)
GG08 Cosmetic (Rubs,Flash,Air,bubble,Gatetime,Pits, Sinkmark,Knit or weld lines,Spot discolor, Others)

SOLDER DEFECTS

GS01 Cold solder (Dull solder,dry joint)
GS02 Solder bridge (Potential shot / Soder short)
GS03 Flux residue (White residue)
GS04 Excessive soder (solder on pin)
GS05 Solder balls (Soder spiash)
GS06 Insufficient solder
GS07 Voids,Pin holes,Blow holes
GS08 Dewetting (Non wetting, No solder)
GS09 Solder fracture (solder out)
GS10 Excessive / insuff / missing epoxy / glue (on pad)

LOCATION OF DEFECT



In process boards (during electrical power off)

At Pick & Place	At reflow oven
1. S/N	1. S/N
2. S/N	2. S/N
3. S/N	3. S/N
4. S/N	4. S/N
5. S/N	5. S/N
6. S/N	6. S/N
7. S/N	7. S/N
8. S/N	8. S/N
9. S/N	9. S/N
10. S/N	10. S/N
11. S/N	11. S/N
12. S/N	12. S/N
13. S/N	13. S/N
14. S/N	14. S/N
15. S/N	15. S/N

Supv. .....

From PI - 2112-001 Rev. 07

ประวัติผู้เขียน

ชื่อ-นามสกุล	ณัฐวิทย์ เพชรานนท์
ประวัติการศึกษา	ปริญญาตรี วิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า มหาวิทยาลัยเกษตรศาสตร์ พ.ศ. 2553
ตำแหน่งและสถานที่ทำงานปัจจุบัน	วิศวกรไฟฟ้า การไฟฟ้าฝ่ายผลิตแห่งประเทศไทย
ประสบการณ์	วิศวกรกระบวนการผลิต บริษัทแซนมินา-ไซ ซิสเท็มส์ (ประเทศไทย) จำกัด

DPU